

## 产品特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32F030 系列具有灵活的功耗管理系统
  - 5μA @ 3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
  - 12μA @32.768kHz 低速工作模式：CPU 和外设运行，从 Flash 运行程序
  - 35μA/MHz@3V@24MHz 休眠模式：CPU 停止，外设运行，主时钟运行
  - 130μA/MHz@3V@24MHz 工作模式：CPU 和外设运行，从 Flash 运行程序
  - 4μs 唤醒时间，使模式切换更加灵活高效，系统反应更为敏捷
- 64K 字节 Flash 存储器，具有擦写保护功能
- 8K 字节 RAM 存储器，附带奇偶校验，增强系统的稳定性
- 通用 I/O 引脚 (56IO/64pin, 40IO/48pin, 38IO/44pin, 26IO/32PIN, 23IO/28PIN)
- 时钟、晶振
  - 外部高速晶振 4 ~ 32MHz
  - 外部低速晶振 32.768kHz
  - 内部高速时钟 4/8/16/22.12/24MHz
  - 内部低速时钟 32.8/38.4kHz
  - PLL 时钟 8 ~ 48MHz
  - 硬件支持内外时钟校准和监控
- 定时器/计数器
  - 3 个 1 通道互补通用 16 位定时器
  - 1 个 3 通道互补输出 16 位定时器
  - 3 个高性能 16 位定时器/计数器，支持 PWM 互补，死区保护功能
  - 1 个可编程 16 位定时器 PCA，支持捕获比较，PWM 输出
  - 1 个 20 位可编程看门狗电路，内建专用 10kHz 振荡器提供 WDT 计数
- 通讯接口
  - 2 路 UART 标准通讯接口
  - 2 路 SPI 标准通讯接口
  - 2 路 I2C 标准通讯接口
- 蜂鸣器频率发生器，支持互补输出
- 硬件 CRC-16/32 模块
- 硬件 32 位除法器
- AES-128 硬件协处理器
- TRNG 真随机数发生器
- 2 通道 DMAC
- 全球唯一 10 字节 ID 号
- 12 位 1Msps 采样的高速高精度 SARADC，内置运放，可测量外部微弱信号
- 集成 3 个多功能运算放大器
- 集成 6 位 DAC 和可编程基准输入的 2 路电压比较器 VC
- 集成低电压侦测器 LVD，可配置 16 阶比较电平，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40 ~ 85°C，1.8 ~ 5.5V
- 封装形式：QFN32、LQFP64/48/44/32、TSSOP28

## 支持型号

HC32F030K8TA	HC32F030F8UA
HC32F030J8TA	HC32F030E8PA
HC32F030F8TA	HC32F030H8TA

## 声 明

- 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
  
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
  
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
  
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
  
- 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
  
- 本通知中的信息取代并替换先前版本中的信息。

©2022 小华半导体有限公司 - 保留所有权利

## 目 录

产品特性 .....	1
声 明 .....	2
目 录 .....	3
1 简介 .....	5
2 产品阵容 .....	16
2.1 产品名称 .....	16
2.2 功能 .....	17
3 引脚配置及功能 .....	18
3.1 引脚配置图 .....	18
3.2 引脚功能说明 .....	22
3.3 模块信号说明 .....	32
4 框图 .....	33
5 存储区映射图 .....	35
6 典型应用电路图 .....	37
7 电气特性 .....	38
7.1 测试条件 .....	38
7.1.1 最小和最大数值 .....	38
7.1.2 典型数值 .....	38
7.2 绝对最大额定值 .....	38
7.3 工作条件 .....	39
7.3.1 通用工作条件 .....	39
7.3.2 上电和掉电时的工作条件 .....	40
7.3.3 内嵌复位和 LVD 模块特性 .....	40
7.3.4 内置的参考电压 .....	41
7.3.5 供电电流特性 .....	42
7.3.6 从低功耗模式唤醒的时间 .....	47
7.3.7 外部时钟源特性 .....	47
7.3.8 内部时钟源特性 .....	50
7.3.9 PLL 特性 .....	51
7.3.10 存储器特性 .....	52
7.3.11 EFT 特性 .....	52
7.3.12 ESD 特性 .....	52
7.3.13 I/O 端口特性 .....	53
7.3.14 RESETB 引脚特性 .....	55
7.3.15 ADC 特性 .....	56
7.3.16 VC 特性 .....	58
7.3.17 OPA 特性 .....	59
7.3.18 TIM 定时器特性 .....	60
7.3.19 通信接口 .....	61
8 封装信息 .....	65

8.1 封装尺寸 .....	65
8.2 焊盘示意图 .....	72
8.3 丝印说明 .....	77
8.4 封装热阻系数 .....	78
9. 订购信息 .....	79
10. 版本记录 & 联系方式 .....	79

## 1 简介

HC32F030 系列是一款宽电压工作范围的通用 MCU。集成 12 位 1Msps 高精度 SARADC 以及集成了比较器、运放、内置高性能 PWM 定时器、多路 UART、SPI、I2C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性的特点。本产品内核采用 Cortex-M0+ 内核，配合成熟的 Keil & IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。

### 通用 MCU 典型应用

- 智能交通，智慧城市，智能家居
- 电子烟，航模，无线充等消费类行业
- 电动工具等电机控制行业

## 32 位 CORTEX M0+ 内核

ARM® Cortex®-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每条指令循环（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil & IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

ARM Cortex-M0+ 特性：

指令集	Thumb / Thumb-2
流水线	2级流水线
性能效率	2.46 CoreMark / MHz
性能效率	0.95 DMIPS / MHz in Dhrystone
中断	32个快速中断
中断优先级	可配置4级中断优先级
增强指令	单周期32位乘法器
调试	Serial-wire 调试端口，支持4个硬中断（break point）以及2个观察点（watch point）

## 64K Byte FLASH

内建全集成 Flash 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

## 8K Byte RAM

根据客户选择不同的功耗模式，RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

## 时钟系统

一个频率为 4~24MHz 可配置的高精度内部时钟 RCH。在配置 24MHz 下，从深度休眠模式到工作模式的唤醒时间为 4us，全电压全温度范围内的频率偏差小，可以不外接昂贵的高频晶体。

一个频率为 4~32MHz 的外部晶振 XTH。

一个频率为 32.768kHz 的外部晶振 XTL。

一个频率为 32.8/38.4kHz 的内部时钟 RCL。

一个频率为 8~48MHz 输出的 PLL。

## 工作模式

- 1) 运行模式(Active Mode): CPU 运行, 周边功能模块运行。
- 2) 休眠模式(Sleep Mode): CPU 停止运行, 周边功能模块运行。
- 3) 深度休眠模式(Deep sleep Mode): CPU 停止运行, 高速时钟停止, 部分功能模块运行。

## 端口控制器 GPIO

最多可提供 56 个 GPIO 端口, 其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制, 支持 FAST IO。支持边沿触发中断和电平触发中断, 可从各种深度休眠模式下把 MCU 唤醒到工作模式。支持位置位, 位清零, 位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻, 带有施密特触发器输入滤波功能。输出驱动能力可配置, 最大支持 20mA 的电流驱动能力。56 个通用 IO 可支持外部异步中断。

## 中断控制器 NVIC

Cortex-M0+处理器内置了嵌套向量中断控制器 (NVIC), 支持最多 32 个中断请求 (IRQ) 输入; 有四个中断优先级, 可处理复杂逻辑, 能够进行实时控制和中断处理。

32 个中断入口向量地址, 分别为:

中断向量号	中断来源
[0]	GPIO_PA
[1]	GPIO_PB
[2]	GPIO_PC
[3]	GPIO_PD
[4]	DMA
[5]	TIM3
[6]	UART0
[7]	UART1
[8]	-
[9]	-
[10]	SPI0
[11]	SPI1
[12]	I2C0
[13]	I2C1
[14]	TIM0
[15]	TIM1
[16]	TIM2
[17]	-
[18]	TIM4

[19]	TIM5
[20]	TIM6
[21]	PCA
[22]	WDT
[23]	-
[24]	ADC
[25]	-
[26]	VC0
[27]	VC1
[28]	LVD
[29]	-
[30]	RAM FLASH
[31]	CLK TRIM

### 复位控制器 RESET

本产品具有 7 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会复位指向起始地址。

	复位来源
[0]	上电掉电复位 POR BOR
[1]	外部 Reset Pin 复位
[2]	WDT 复位
[3]	PCA 复位
[4]	Cortex-M0+ LOCKUP 硬件复位
[5]	Cortex-M0+ SYSRESETREQ 软件复位
[6]	LVD 复位

### DMA 控制器 DMAC

DMAC（直接内存访问控制器）功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

### 定时器 TIM

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
通用定时器	TIM0	16/32	1/2/4/8/16 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM1	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM2	16/32	1/2/4/8/16/	上计数/	2	2	1



			32/64/256	下计数/ 上下计数			
	TIM3	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	6	6	3
可编程计数阵列	PCA	16	2/4/8/16/32	上计数	5	5	无
高级定时器	TIM4	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	TIM5	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	TIM6	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1

通用定时器包含四个定时器 TIM0/1/2/3。

通用定时器特性：

- PWM 独立输出，互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

TIM0/1/2 功能完全相同。TIM0/1/2 是同步定时/计数器，可以作为 16 位自动重载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。TIM0/1/2 每个定时器都具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

TIM3 是多通道的通用定时器，具有 TIM0/1/2 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

PCA(可编程计数器阵列 Programmable Counter Array)支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可用作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程，以提供输入捕捉，输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定

时器模式。

高级定时器 Advanced Timer 包含三个定时器 TIM4/5/6。TIM4/5/6 是功能相同的高性能计数器，可用于计数产生不同形式的时钟波形，1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出，可以捕获外界输入进行脉冲宽度或周期测量。

Advanced Timer 基本的功能及特性如表所示：

波形模式	锯齿波、三角波
基本功能	• 递加、递减计数方向
	• 软件同步
	• 硬件同步
	• 缓存功能
	• 正交编码计数
	• 通用PWM输出
	• 保护机制
	• AOS关联动作
中断类型	计数比较匹配中断
	计数周期匹配中断
	死区时间错误中断

## 看门狗 WDT

WDT (Watch Dog Timer) 是一个可配置的 20 位定时器，在 MCU 异常的情况下提供复位；内建 10kHz 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 WDT。

## 通用同步异步收发器 UART0~UART1

2 路通用同步异步收发器 (Universal Asynchronous Receiver/Transmitter)，UART0/UART1。

通用 UART 基本功能：

- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯

- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控

## 串行外设接口 SPI

2 路同步串行接口 (Serial Peripheral Interface)

SPI 基本特性:

- 通过编程可以配置为主机或者从机
- 四线传输方式, 全双工通信
- 主机模式 7 种波特率可配置
- 主机模式最大分频系数为 PCLK/2, 最高通信速率为 16M bps
- 从机模式最大分频系数为 PCLK/8, 最高通信速率为 6M bps
- 可配置的串行时钟极性和相位
- 支持中断
- 8 位数据传输, 先传输高位后低位
- 支持 DMA 软件/硬件访问

## I2C 总线

2 路 I2C (Inter-Integrated Circuit), 支持主从模式。

I2C 基本特性:

- 支持主机发送/接收, 从机发送/接收四种工作模式
- 支持标准(100Kbps) / 快速(400Kbps) / 高速(1Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持广播地址
- 支持中断状态查询功能

## 蜂鸣器 Buzzer

4 个通用定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 20mA 的 sink 电流, 互补输出, 不需要额外的三极管。

## 时钟校准电路模块 CLKTRIM

内建时钟校准电路，可以通过外部精准的晶振时钟校准内部 RC 时钟，亦可使用内部 RC 时钟去检验外部晶振时钟是否工作正常。

时钟校准基本特性：

- 校准模式
- 监测模式
- 32 位参考时钟计数器可加载初值
- 32 位待校准时钟计数器可配置溢出值
- 6 种参考时钟源
- 5 种待校准时钟源
- 支持中断方式

## 器件电子签名

每颗芯片出厂前具备唯一的 10 字节 设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。

UID 地址为：0x00100E74 – 0x00100E7D。

## 循环冗余校验 CRC

CRC16 符合 ISO/IEC13239 中给出的多项式  $=X^{16} + X^{12} + X^5 + 1$ 。

CRC32 符合 ISO/IEC13239 中给出的多项式  $= X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5$   
 $+X^4+X^2+X+1$ 。

## 硬件除法器模块 HDIV

HDIV (Hardware Divider) 是一个 32 位有/无符号整数硬件除法器。

HDIV 硬件除法器基本特性：

- 可配置有符号/无符号整数除法计算
- 32 位被除数，16 位除数
- 输出 32 位商和 32 位余数
- 除数为零警告标志位，除法运算结束标志位
- 10 个时钟周期完成一次除法运算
- 写除数寄存器触发除法运算开始

- 读商寄存器/余数寄存器时自动等待计算结束

### 高级加密标准模块 AES

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2000 年 10 月 2 日正式宣布的新的数据加密标准。AES 的分组长度固定为 128 Bit, 而密钥长度支持 128 Bit。

### 真随机数发生器 TRNG

TRNG 是一个真随机数发生器, 用来产生真随机数。

### 模数转换器 ADC

单调不失码的 12 位逐次逼近型模数转换器, 在 24MHz ADC 时钟下工作时, 采样率达到 1Msps。参考电压可选择片内精准电压 (1.5V 或 2.5V) 或从外部输入或电源电压。30 个输入通道, 包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压、1 路内建 BGR 1.2V 电压、3 路 OPA 输出。内建可配置的输入信号放大器以检测弱信号。

SAR ADC 基本特性:

- 12 位转换精度;
- 1Msps 转换速度;
- 30 个输入通道, 包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 AVCC 电压、1 路内建 BGR 1.2V 电压、3 路 OPA 输出;
- 4 种参考源: AVCC 电压、ExRef 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压;
- ADC 的电压输入范围: 0~Vref;
- 4 种转换模式: 单次转换、顺序扫描连续转换、插队扫描连续转换、连续转换累加;
- 输入通道电压阈值监测;
- 软件可配置 ADC 的转换速率;
- 内置信号放大器, 可转换高阻信号;
- 支持片内外设自动触发 ADC 转换, 有效降低芯片功耗并提高转换的实时性。

### 模拟电压比较器 VC

芯片引脚电压监测/比较电路。16 个可配置的正外部输入通道, 11 个可配置的负外部输入通道; 5 个内部负输入通道, 包括 1 路内部温度传感器电压、1 路内建 BGR 2.5V 参考电压、1 路内建 BGR 1.2V 电压、1 路 64 阶电阻分压。VC 输出可供通用定时器 TIM0/1/2/3, 可编程计数阵

列 PCA 捕获、门控、外部计数时钟使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

## 低电压检测器 LVD

对芯片电源电压或芯片引脚电压进行检测。16 档电压监测值（1.8~3.3V）。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVCC、PC13、PB08、PB07；
- 16 阶阈值电压，1.8~3.3V 可选；
- 8 种触发条件，高电平、上升沿、下降沿组合；
- 2 种触发结果，复位、中断；
- 8 阶滤波配置，防止误触发；
- 具备迟滞功能，强力抗干扰。

## 运算放大器 OPA

OPA 模块可以灵活配置，适用于简易滤波器和 Buffer 应用。内部的三个运放可以配置为反向、同向具有不同增益的组合运放，也可以使用外部电阻进行级联。

## 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

## 编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

ISP 协议编程接口：PA9、PA10 或 PA13、PA14。

SWD 协议编程接口：PA13、PA14。

当复位时 BOOT0 (PD03) 管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 FLASH 进行编程。

当复位时 BOOT0 (PD03) 管脚为低电平，芯片工作于用户模式，芯片执行 FLASH 内的程序代码，可通过 SWD 协议对 FLASH 进行编程。

注意:

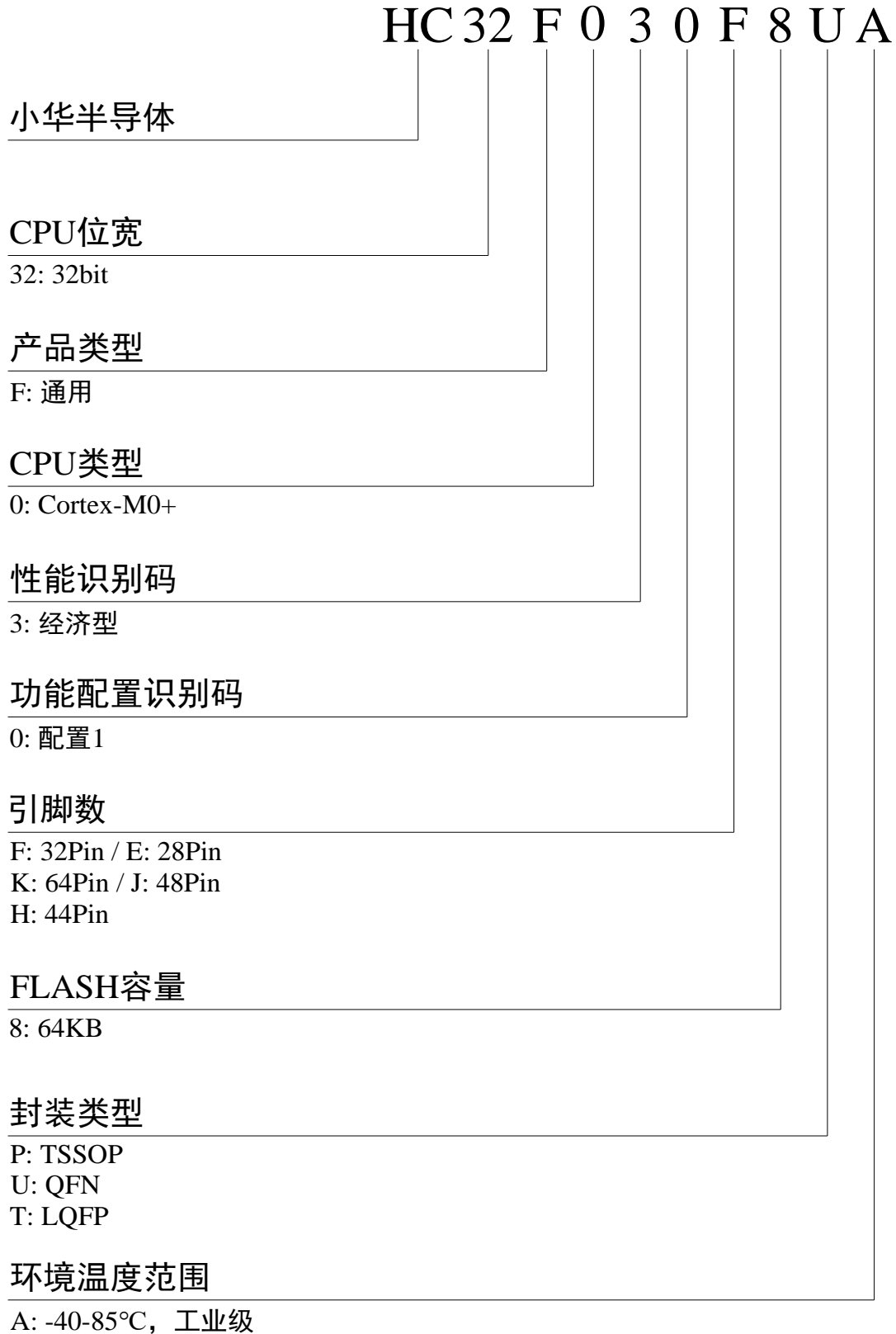
- 建议预留 PA9、PA10 作为 ISP 编程接口，如需使用 PA13、PA14 作为 ISP 编程接口请参见 PCN: PCN20191230-1\_HC32L130HC32F030HC32L136 提高烧录速度。

## 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

## 2 产品阵容

### 2.1 产品名称





## 2.2 功能

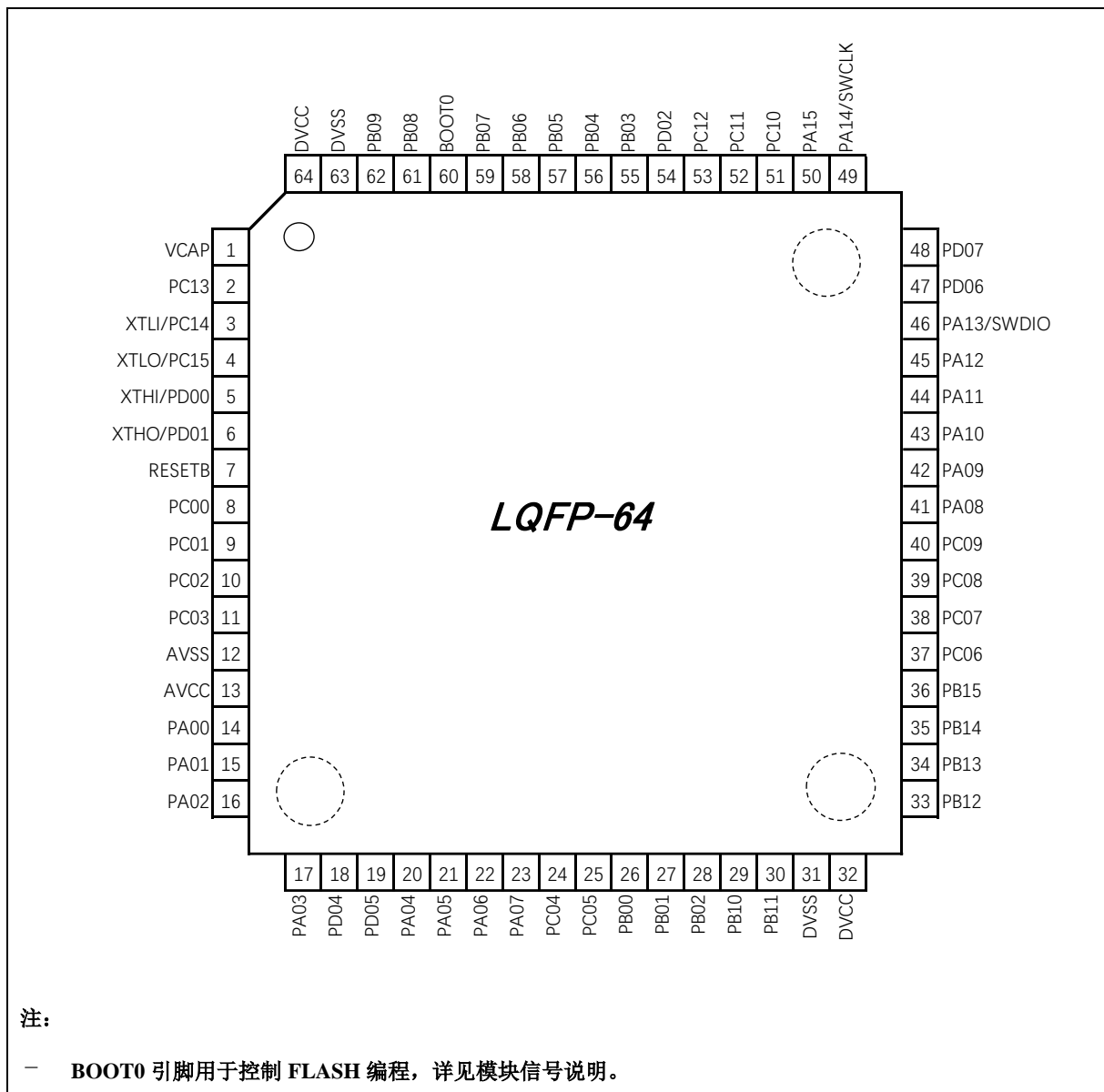
产品名称		HC32F030K8TA	HC32F030J8TA	HC32F030H8TA	HC32F030F8TA HC32F030F8UA	HC32F030E8PA
引脚数		64	48	44	32	28
GPIO 引脚数		56	40	38	26	23
CPU	内核	Cortex M0+				
	频率	48MHz				
电源电压范围		1.8 ~5.5V				
单/双电源		单电源				
温度范围		-40 ~ 85°C				
调试功能		SWD 调试接口				
唯一识别码		支持				
通信接口		UART0/1 SPI0/1 I2C0/1			UART0/1 SPI0 I2C0/1	
定时器		通用定时器 TIM0/1/2 通用定时器 TIM3 高级定时器 TIM4/5/6				
12 位 A/D 转换器		24ch	17ch		10ch	11ch
模拟电压比较器		VC0/1				
端口中断		56	40	38	26	23
低电压检测复位		1				
钟	内部高速振荡器	RCH 4/8/16/22.12/24MHz				
	内部低速振荡器	RCL 32.8/38.4kHz				
	PLL	8~48MHz				
	外部高速晶振振荡器	4~32MHz				
蜂鸣器		Max 4ch				
FLASH 安全保护		支持				

产品名称	HC32F030K8TA	HC32F030J8TA	HC32F030H8TA	HC32F030F8TA HC32F030F8UA	HC32F030E8PA
RAM 奇偶校验	支持				

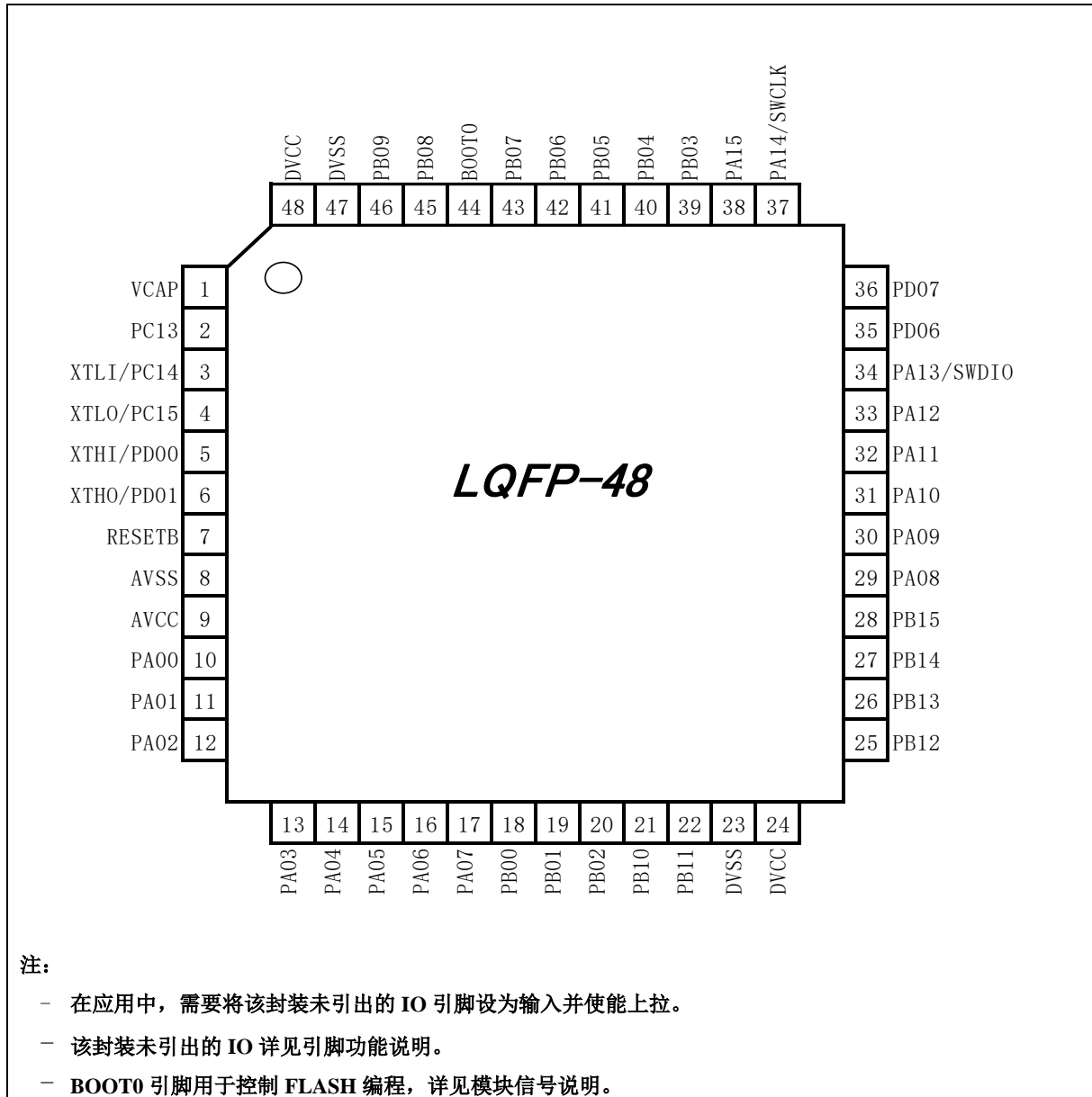
### 3 引脚配置及功能

#### 3.1 引脚配置图

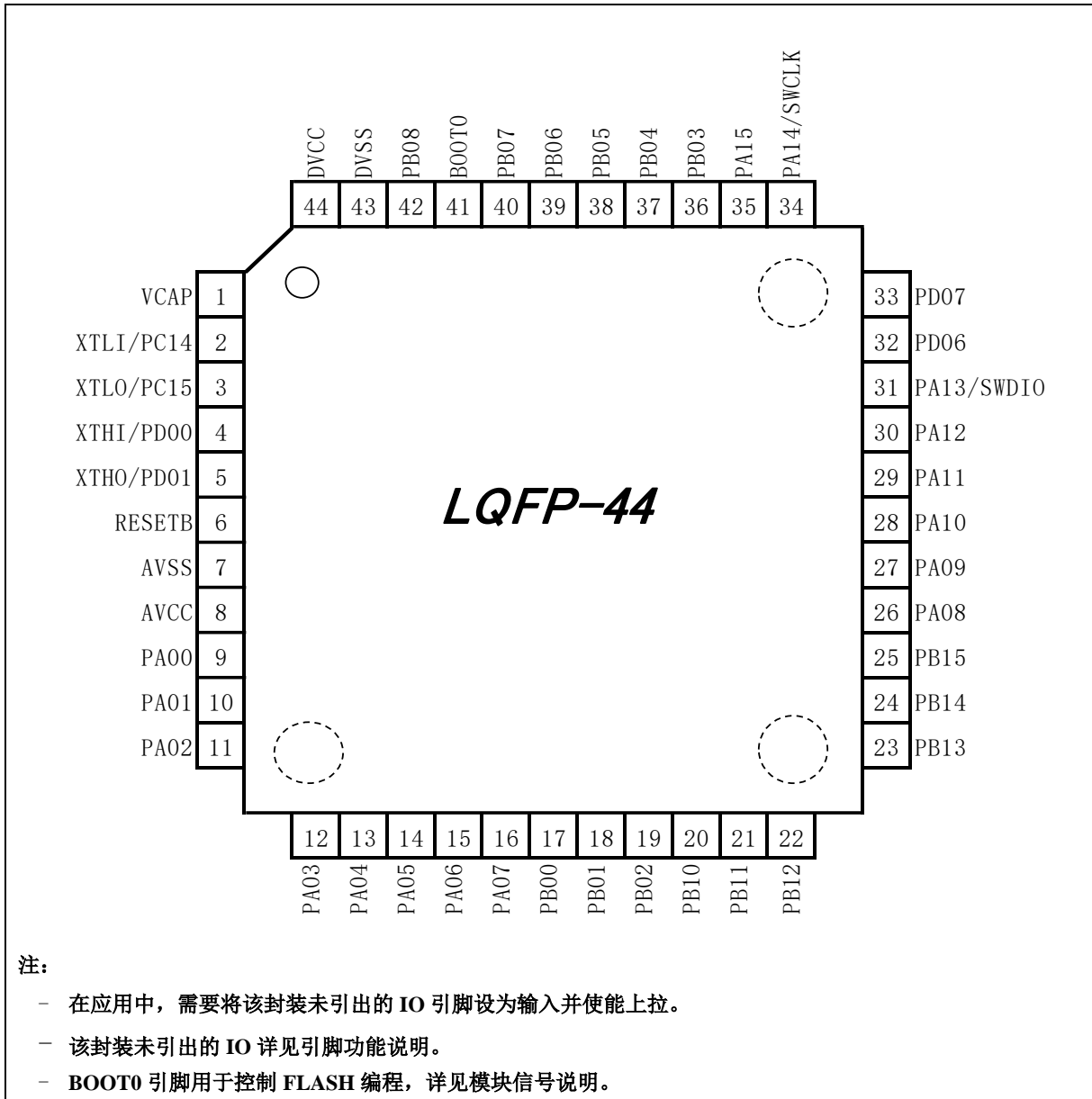
#### HC32F030K8TA



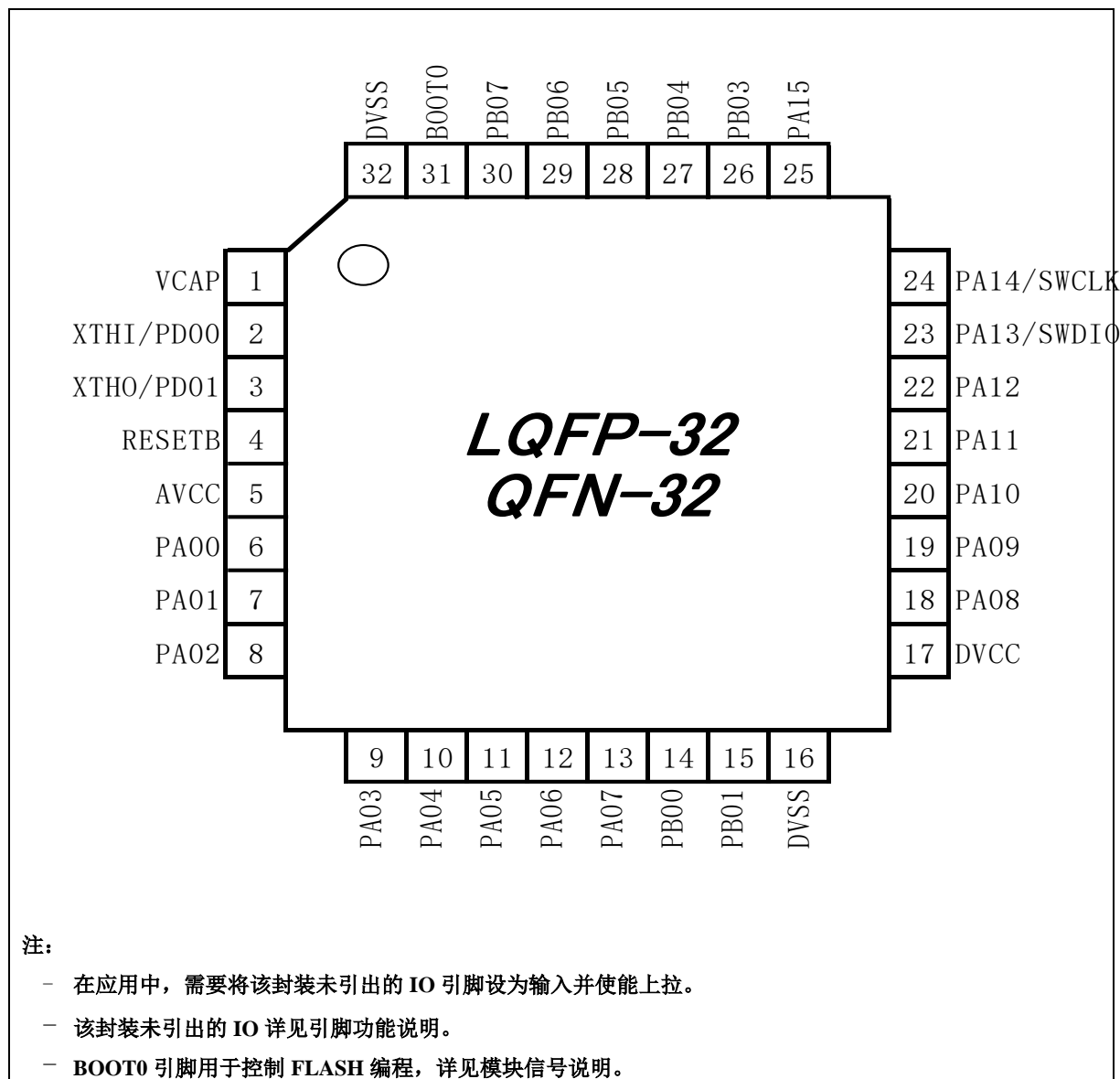
## HC32F030J8TA



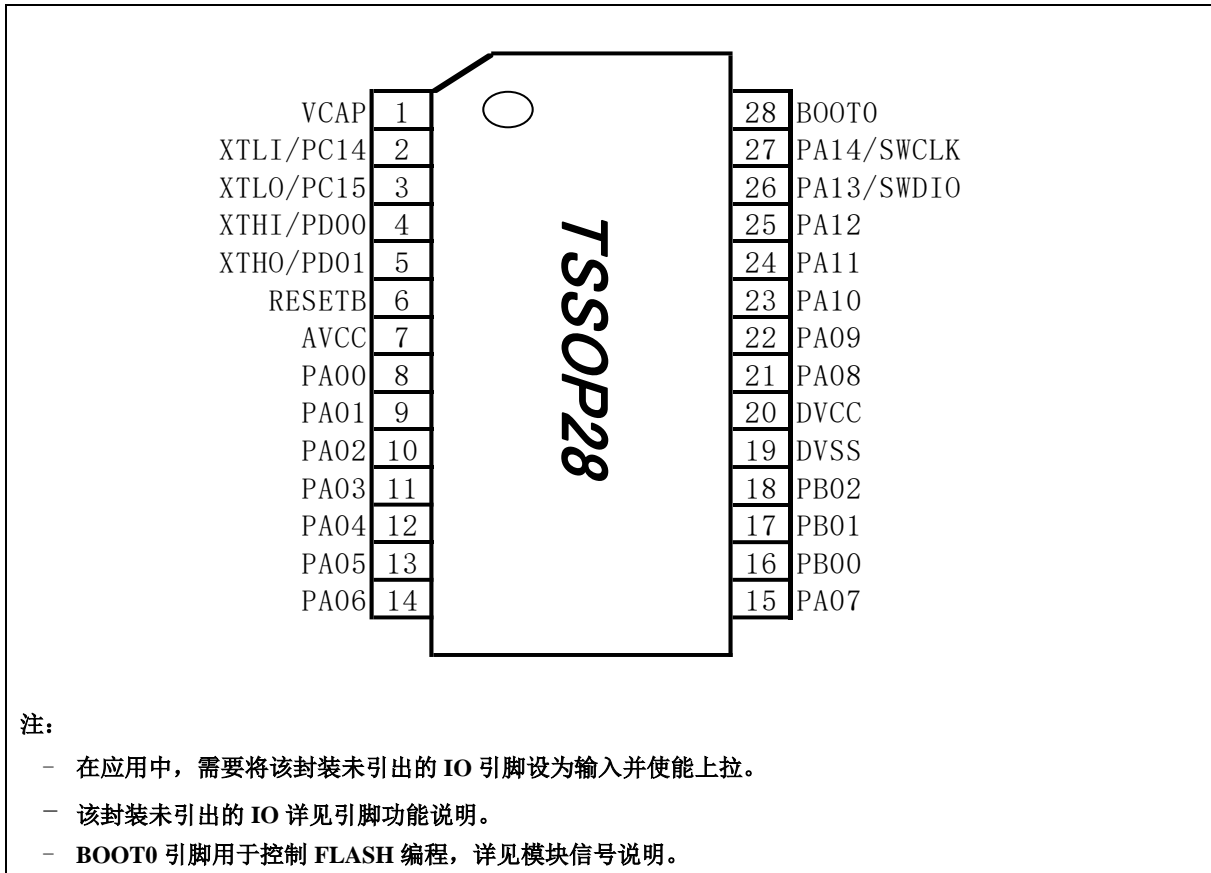
## HC32F030H8TA



HC32F030F8TA / HC32F030F8UA



## HC32F030E8PA



### 3.2 引脚功能说明

64	48	44	32	28	NAME	DIGITAL	ANALOG
1	1	1	1	1	VCAP		
2	2				PC13	TIM3_CH1B	LVD_IN0
3	3	2		2	PC14		XTLI
4	4	3		3	PC15		XTLO
5	5	4	2	4	PD00	I2C0_SDA UART1_TXD	XTHI
6	6	5	3	5	PD01	I2C0_SCL TIM4_CHB UART1_RXD	XTHO
7	7	6	4	6	RESETB		

8					PC00	UART1_CTS	AIN10 VC0_INP0 VC1_INN0
9					PC01	TIM5_CHB UART1_RTS	AIN11 VC0_INP1 VC1_INN1
10					PC02	SPI1_MISO	AIN12 VC0_INP2 VC1_INN2
11					PC03	SPI1_MOSI	AIN13 VC0_INP3 VC1_INN3
12	8	7			AVSS		
13	9	8	5	7	AVCC		
14	10	9	6	8	PA00	UART1_CTS TIM0_ETR VC0_OUT TIM1_CHA TIM3_ETR TIM0_CHA	AIN0 VC0_INP4 VC0_INN0 VC1_INP0 VC1_INN4
15	11	10	7	9	PA01	UART1_RTS TIM0_CHB TIM1_ETR TIM1_CHB HCLK_OUT SPI1_MOSI	AIN1 VC0_INP5 VC0_INN1 VC1_INP1 VC1_INN5
16	12	11	8	10	PA02	UART1_TXD TIM0_CHA VC1_OUT TIM1_CHA TIM2_CHA PCLK_OUT SPI1_MISO	AIN2 VC0_INP6 VC0_INN2 VC1_INP2

17	13	12	9	11	PA03	UART1_RXD TIM0_GATE TIM1_CHB TIM2_CHB SPI1_CS TIM3_CH1A TIM5_CHA	AIN3 VC0_INP7 VC0_INN3 VC1_INP3
18					PD04		
19					PD05		
20	14	13	10	12	PA04	SPI0_CS UART1_TXD PCA_CH4 TIM2_ETR TIM5_CHA LVD_OUT TIM3_CH2B	AIN4 VC0_INP8 VC0_INN4 VC1_INP4
21	15	14	11	13	PA05	SPI0_CLK TIM0_ETR PCA_ECI TIM0_CHA TIM5_CHB XTL_OUT XTH_OUT	AIN5 VC0_INP9 VC0_INN5 VC1_INP5
22	16	15	12	14	PA06	SPI0_MISO PCA_CH0 TIM3_BK TIM1_CHA VC0_OUT TIM3_GATE	AIN6 VC0_INP10 VC0_INN6
23	17	16	13	15	PA07	SPI0_MOSI PCA_CH1 HCLK_OUT TIM3_CH0B TIM2_CHA VC1_OUT TIM4_CHB	AIN7 VC0_INP11 VC0_INN7
24					PC04	TIM2_ETR IR_OUT	AIN14 VC0_INN8
25					PC05	TIM6_CHB PCA_CH4	AIN15 VC0_INN9



26	18	17	14	16	PB00	PCA_CH2 TIM3_CH1B TIM5_CHB RCH_OUT RCL_OUT PLL_OUT	AIN8 VC0_INN10 VC1_INN6
27	19	18	15	17	PB01	PCA_CH3 PCLK_OUT TIM3_CH2B TIM6_CHB	AIN9/EXVREF VC1_INP6 VC1_INN7
28	20	19		18	PB02	PCA_ECI TIM4_CHA TIM1_BK TIM0_BK TIM2_BK	AIN16 VC1_INP7 VC1_INN8 OP2_INN
29	21	20			PB10	I2C1_SCL SPI1_CLK TIM1_CHA TIM3_CH1A UART1_RTS	AIN17 VC1_INP8 OP2_INP
30	22	21			PB11	I2C1_SDA TIM1_CHB TIM2_GATE TIM6_CHA UART1_CTS	AIN18 OP2_OUT
31	23		16	19	DVSS		
32	24		17	20	DVCC		
33	25	22			PB12	SPI1_CS TIM3_BK TIM0_BK TIM6_CHA	AIN19 VC1_INP9 OP1_INN
34	26	23			PB13	SPI1_CLK I2C1_SCL TIM3_CH0B TIM1_CHA TIM1_GATE TIM6_CHB	AIN20 VC1_INP10 OP1_INP

35	27	24			PB14	SPI1_MISO I2C1_SDA TIM3_CH1B TIM0_CHA TIM1_BK	AIN21 VC1_INP11 OP1_OUT
36	28	25			PB15	SPI1_MOSI TIM3_CH2B TIM0_CHB TIM0_GATE	AIN22 OP0_INN
37					PC06	PCA_CH0 TIM4_CHA TIM2_CHA	AIN23 OP0_INP
38					PC07	PCA_CH1 TIM5_CHA TIM2_CHB	OP0_OUT
39					PC08	PCA_CH2 TIM6_CHA TIM2_ETR	
40					PC09	PCA_CH3 TIM4_CHB TIM1_ETR	
41	29	26	18	21	PA08	UART0_TXD TIM3_CH0A TIM1_GATE TIM4_CHA TIM3_BK	
42	30	27	19	22	PA09	UART0_TXD TIM3_CH1A TIM0_BK I2C0_SCL HCLK_OUT TIM5_CHA	
43	31	28	20	23	PA10	UART0_RXD TIM3_CH2A TIM2_BK I2C0_SDA TIM2_GATE PCLK_OUT TIM6_CHA	

44	32	29	21	24	PA11	UART0_CTS TIM3_GATE I2C1_SCL VC0_OUT SPI0_MISO TIM4_CHB	
45	33	30	22	25	PA12	UART0_RTS TIM3_ETR I2C1_SDA VC1_OUT SPI0_MOSI	
46	34	31	23	26	PA13	IR_OUT UART0_RXD LVD_OUT TIM3_ETR SWDIO	
47	35	32			PD06	I2C1_SCL UART0_CTS	
48	36	33			PD07	I2C1_SDA UART0_RTS	
49	37	34	24	27	PA14	UART1_TXD UART0_TXD TIM3_CH2A LVD_OUT RCH_OUT RCL_OUT PLL_OUT SWCLK	
50	38	35	25		PA15	SPI0_CS UART1_RXD TIM0_ETR TIM0_CHA TIM3_CH1A	
51					PC10	PCA_CH2	
52					PC11	PCA_CH3	
53					PC12	PCA_CH4	

54					PD02	PCA_ECI TIM1_ETR	
55	39	36	26		PB03	SPI0_CLK TIM0_CHB TIM1_GATE TIM3_CH0A XTL_OUT XTH_OUT	VC1_INN9
56	40	37	27		PB04	SPI0_MISO PCA_CH0 TIM2_BK UART0_CTS TIM2_GATE TIM3_CH0B	VC0_INP12 VC1_INP12 VC1_INN10
57	41	38	28		PB05	SPI0_MOSI TIM1_BK PCA_CH1 UART0_RTS	VC0_INP13 VC1_INP13
58	42	39	29		PB06	I2C0_SCL UART0_TXD TIM1_CHB TIM0_CHA TIM3_CH0A	VC0_INP14 VC1_INP14
59	43	40	30		PB07	I2C0_SDA UART0_RXD TIM2_CHB TIM0_CHB	VC0_INP15 VC1_INP15 LVD_IN2
60	44	41	31	28	PD03	BOOT0	
61	45	42			PB08	I2C0_SCL TIM1_CHA TIM2_CHA TIM0_GATE TIM3_CH2A UART0_TXD	LVD_IN1
62	46				PB09	I2C0_SDA IR_OUT SPI1_CS TIM2_CHA	

						TIM2_CHB UART0_RXD	
63	47	43	32		DVSS		
64	48	44			DVCC		

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

PSEL	1	2	3	4	5	6	7
PA00	UART1_CTS		TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA01	UART1_RTS		TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA02	UART1_TXD	TIM0_CHA	VC1_OUT	TIM1_CHA	TIM2_CHA	PCLK_OUT	SPI1_MISO
PA03	UART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	TIM5_CHA
PA04	SPI0_CS	UART1_TXD	PCA_CH4	TIM2_ETR	TIM5_CHA	LVD_OUT	TIM3_CH2B
PA05	SPI0_SCK	TIM0_ETR	PCA_ECI	TIM0_CHA	TIM5_CHB	XTL_OUT	XTH_OUT
PA06	SPI0_MISO	PCA_CH0	TIM3_BK	TIM1_CHA	VC0_OUT	TIM3_GATE	
PA07	SPI0_MOSI	PCA_CH1	HCLK_OUT	TIM3_CH0B	TIM2_CHA	VC1_OUT	TIM4_CHB
PA08	UART0_TXD	TIM3_CH0A			TIM1_GATE	TIM4_CHA	TIM3_BK
PA09	UART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL		HCLK_OUT	TIM5_CHA
PA10	UART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM6_CHA
PA11	UART0_CTS	TIM3_GATE	I2C1_SCL		VC0_OUT	SPI0_MISO	TIM4_CHB
PA12	UART0_RTS	TIM3_ETR	I2C1_SDA		VC1_OUT	SPI0_MOSI	
PA13	IR_OUT	UART0_RXD	LVD_OUT	TIM3_ETR			
PA14	UART1_TXD	UART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	PLL_OUT
PA15	SPI0_CS	UART1_RXD		TIM0_ETR	TIM0_CHA	TIM3_CH1A	
PB00	PCA_CH2	TIM3_CH1B		TIM5_CHB	RCH_OUT	RCL_OUT	PLL_OUT
PB01	PCA_CH3	PCLK_OUT	TIM3_CH2B	TIM6_CHB			
PB02		PCA_ECI		TIM4_CHA	TIM1_BK	TIM0_BK	TIM2_BK
PB03	SPI0_SCK	TIM0_CHB	TIM1_GATE	TIM3_CH0A		XTL_OUT	XTH_OUT
PB04	SPI0_MISO	PCA_CH0	TIM2_BK	UART0_CTS	TIM2_GATE	TIM3_CH0B	
PB05	SPI0_MOSI		TIM1_BK	PCA_CH1			UART0_RTS
PB06	I2C0_SCL	UART0_TXD	TIM1_CHB	TIM0_CHA		TIM3_CH0A	
PB07	I2C0_SDA	UART0_RXD	TIM2_CHB		TIM0_CHB		
PB08	I2C0_SCL	TIM1_CHA		TIM2_CHA	TIM0_GATE	TIM3_CH2A	UART0_TXD
PB09	I2C0_SDA	IR_OUT	SPI1_CS	TIM2_CHA		TIM2_CHB	UART0_RXD
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA		TIM3_CH1A		UART1_RTS
PB11	I2C1_SDA	TIM1_CHB		TIM2_GATE	TIM6_CHA		UART1_CTS
PB12	SPI1_CS	TIM3_BK		TIM0_BK			TIM6_CHA
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B		TIM1_CHA	TIM1_GATE	TIM6_CHB
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA			TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE			
PC00			UART1_CTS				
PC01		TIM5_CHB	UART1_RTS				
PC02	SPI1_MISO						
PC03	SPI1_MOSI						
PC04		TIM2_ETR	IR_OUT				
PC05		TIM6_CHB	PCA_CH4				
PC06	PCA_CH0	TIM4_CHA	TIM2_CHA				

PC07	PCA_CH1	TIM5_CHA	TIM2_CHB				
PC08	PCA_CH2	TIM6_CHA	TIM2_ETR				
PC09	PCA_CH3	TIM4_CHB	TIM1_ETR				
PC10			PCA_CH2				
PC11			PCA_CH3				
PC12			PCA_CH4				
PC13			TIM3_CH1B				
PC14							
PC15							
PD00	I2C0_SDA		UART1_TXD				
PD01	I2C0_SCL	TIM4_CHB	UART1_RXD				
PD02	PCA_ECI		TIM1_ETR				
PD03							
PD04							
PD05							
PD06	I2C1_SCL		UART0_CTS				
PD07	I2C1_SDA		UART0_RTS				

### 3.3 模块信号说明

模块	引脚名称	描述
电源	DVCC	数字电源
	AVCC	模拟电源
	DVSS	数字地
	AVSS	模拟地
	VCAP	LDO内核供电输出（仅限内部电路使用，需外接不小于1 $\mu$ F的去耦电容）
ISP	BOOT0	当复位时BOOT0（PD03）管脚为高电平，芯片工作于ISP编程模式，可通过ISP协议对FLASH进行编程。 当复位时BOOT0（PD03）管脚为低电平，芯片工作于用户模式，芯片执行FLASH内的程序代码，可通过SWD协议对FLASH进行编程。
ADC	AIN0~AIN23	ADC输入通道0~23
	ADC_VREF	ADC外部参考电压
	ADC_RDY	ADC Ready输出信号
VC	VCIN0~VCIN15	VC输入0~15
	VC0_OUT	VC0比较输出
	VC1_OUT	VC1比较输出
LVD	LVDIN0	电压侦测输入0
	LVDIN1	电压侦测输入1
	LVDIN2	电压侦测输入2
	LVD_OUT	电压侦测输出
OPA x=0,1,2	OPx_INN	OPA负端输入
	OPx_INP	OPA正端输入
	OPx_OUT	OPA输出
UART x=0,1	UARTx_TXD	UARTx数据发送端
	UARTx_RXD	UARTx数据接收端
	UARTx_CTS	UARTx CTS
	UARTx_RTS	UARTx RTS
SPI x=0,1	SPIx_MISO	SPI模块主机输入从机输出数据信号
	SPIx_MOSI	SPI模块主机输出从机输入数据信号
	SPIx_SCK	SPI模块时钟信号
	SPIx_CS	SPI片选
I2C x=0,1	I2Cx_SDA	I2C模块数据信号
	I2Cx_SCL	I2C模块时钟信号
通用定时器	TIMx_CHA	Timer的捕获输入比较输出A
	TIMx_CHB	Timer的捕获输入比较输出B



TIMx x=0,1,2	TIMx_ETR	Timer的外部计数输入信号
	TIMx_GATE	Timer的门控信号
通用定时器 TIM3 y=0,1,2	TIM3_CHyA	Timer的捕获输入比较输出A
	TIM3_CHyB	Timer的捕获输入比较输出B
	TIM3_ETR	Timer的外部计数输入信号
	TIM3_GATE	Timer的门控信号
可编程计数 阵列PCA	PCA_ECI	外部时钟输入信号
	PCA_CH0	捕获输入/比较输出/PWM输出 0
	PCA_CH1	捕获输入/比较输出/PWM输出 1
	PCA_CH2	捕获输入/比较输出/PWM输出 2
	PCA_CH3	捕获输入/比较输出/PWM输出 3
	PCA_CH4	捕获输入/比较输出/PWM输出 4
高级定时器 Advanced Timer	TIM4_CHA	Advanced Timer4 比较输出/捕获输入端A
	TIM4_CHB	Advanced Timer4 比较输出/捕获输入端B
	TIM5_CHA	Advanced Timer5 比较输出/捕获输入端A
	TIM5_CHB	Advanced Timer5 比较输出/捕获输入端B
	TIM6_CHA	Advanced Timer6 比较输出/捕获输入端A
	TIM6_CHB	Advanced Timer6 比较输出/捕获输入端B
	TIMTRIA	硬件计数时钟输入端口或捕获输入端口 硬件启动、停止、清零条件输入端口，端口选择 参考用户手册高级定时器章节寄存器控制
	TIMTRIB	
	TIMTRIC	
	TIMTRID	
	TIMBK	刹车输入，端口选择参考用户手册高级定时器章节寄存器控制

注意：

- IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

## 4 框图

### 功能模块

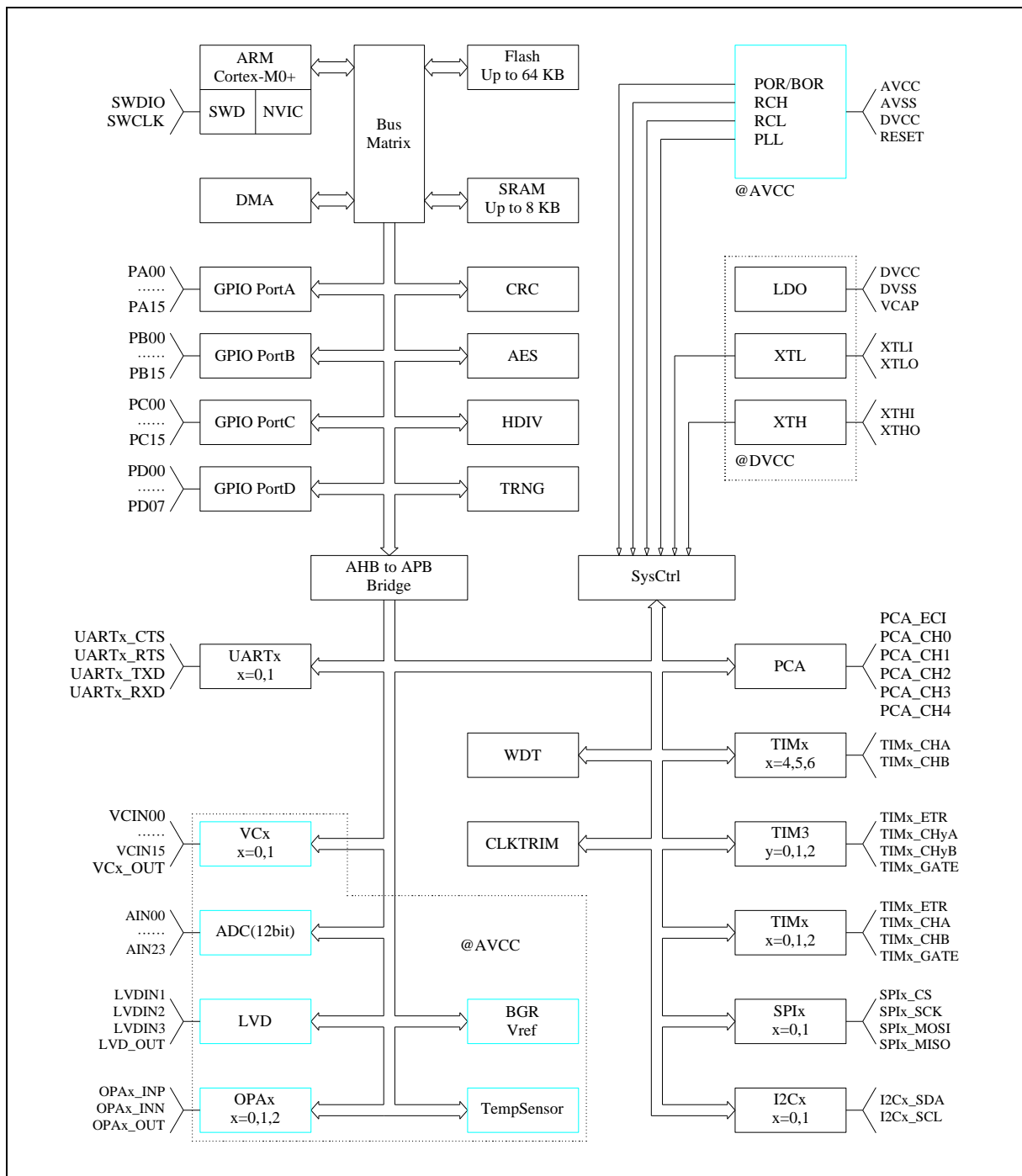
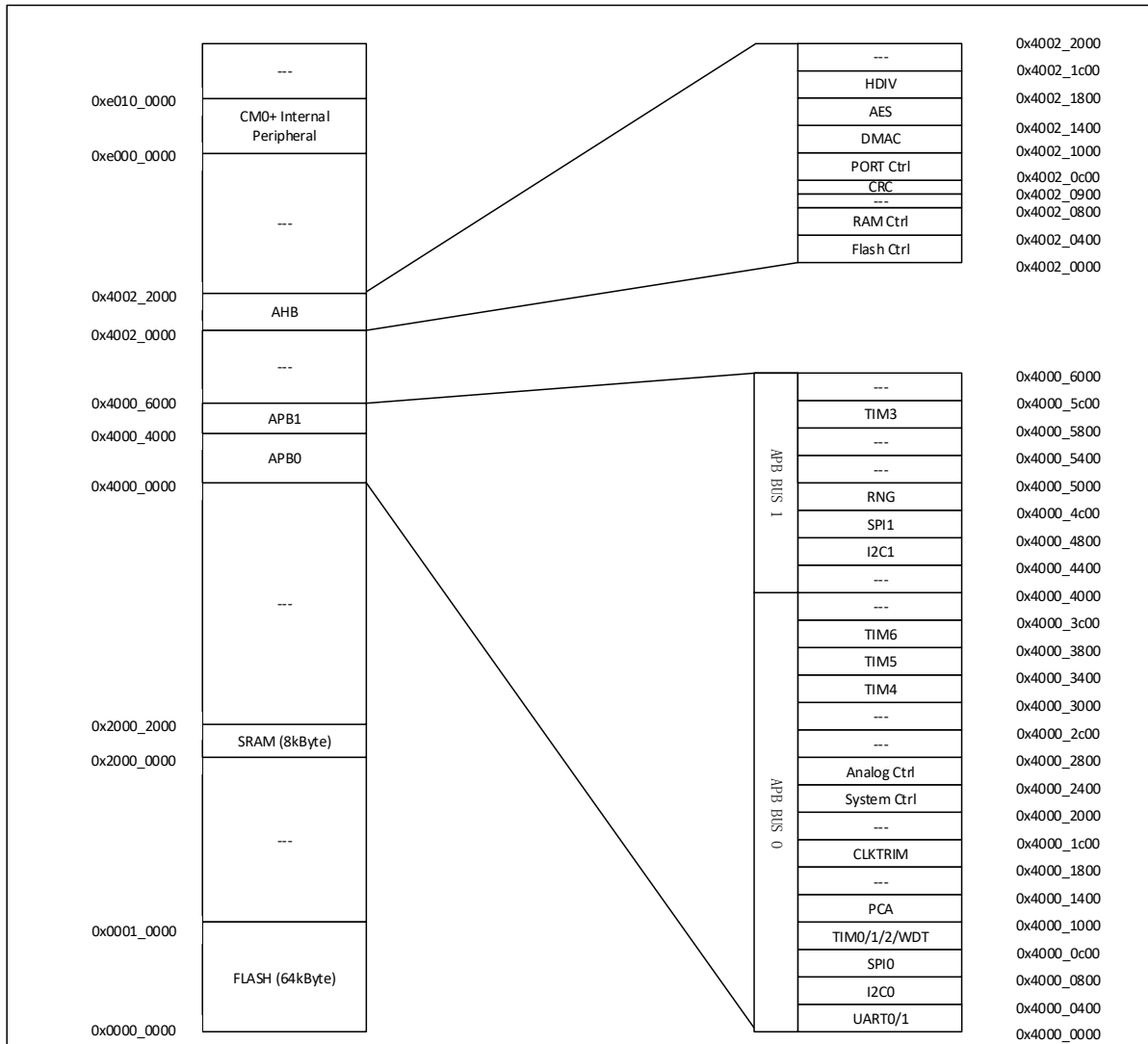
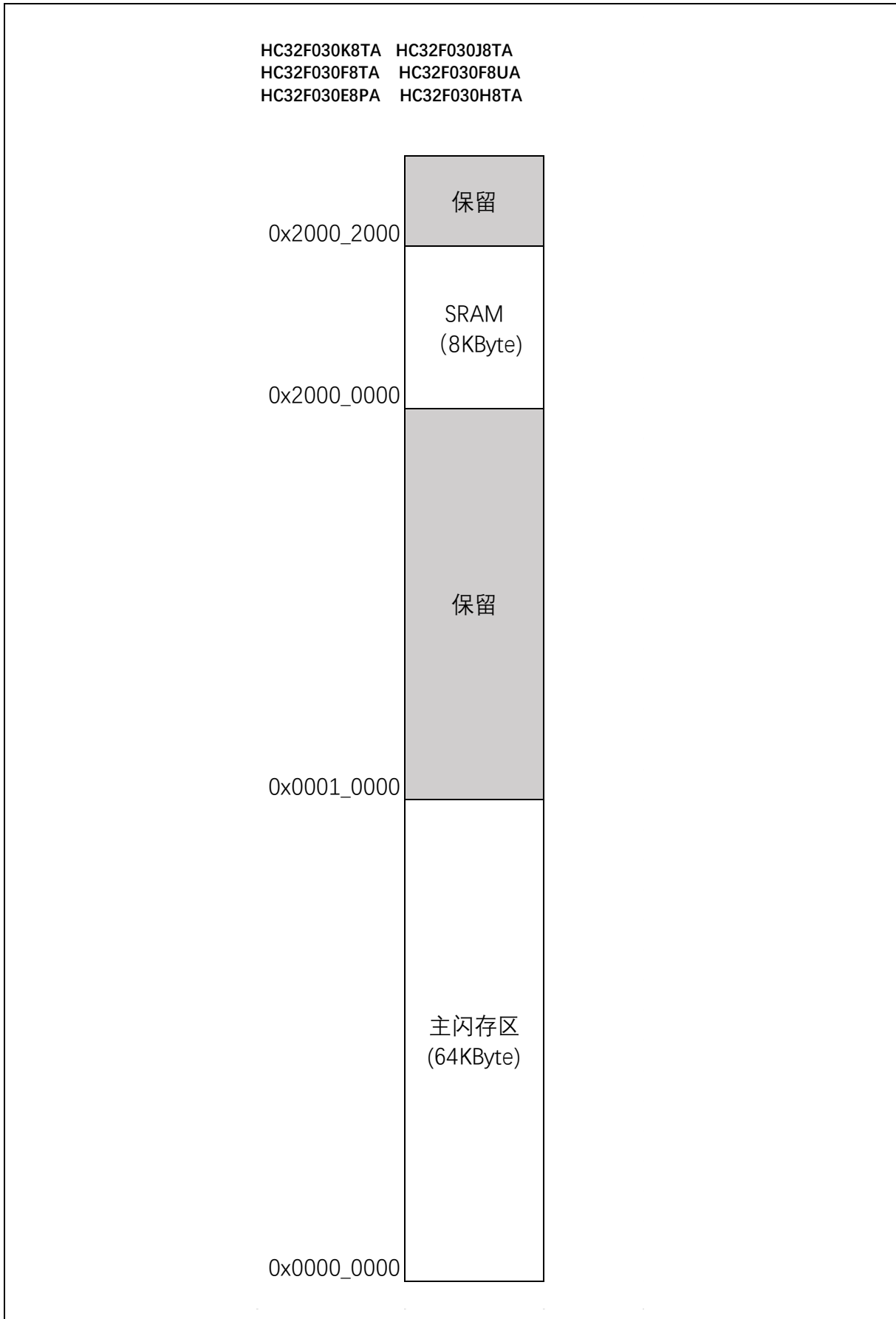


图 4-1 功能模块

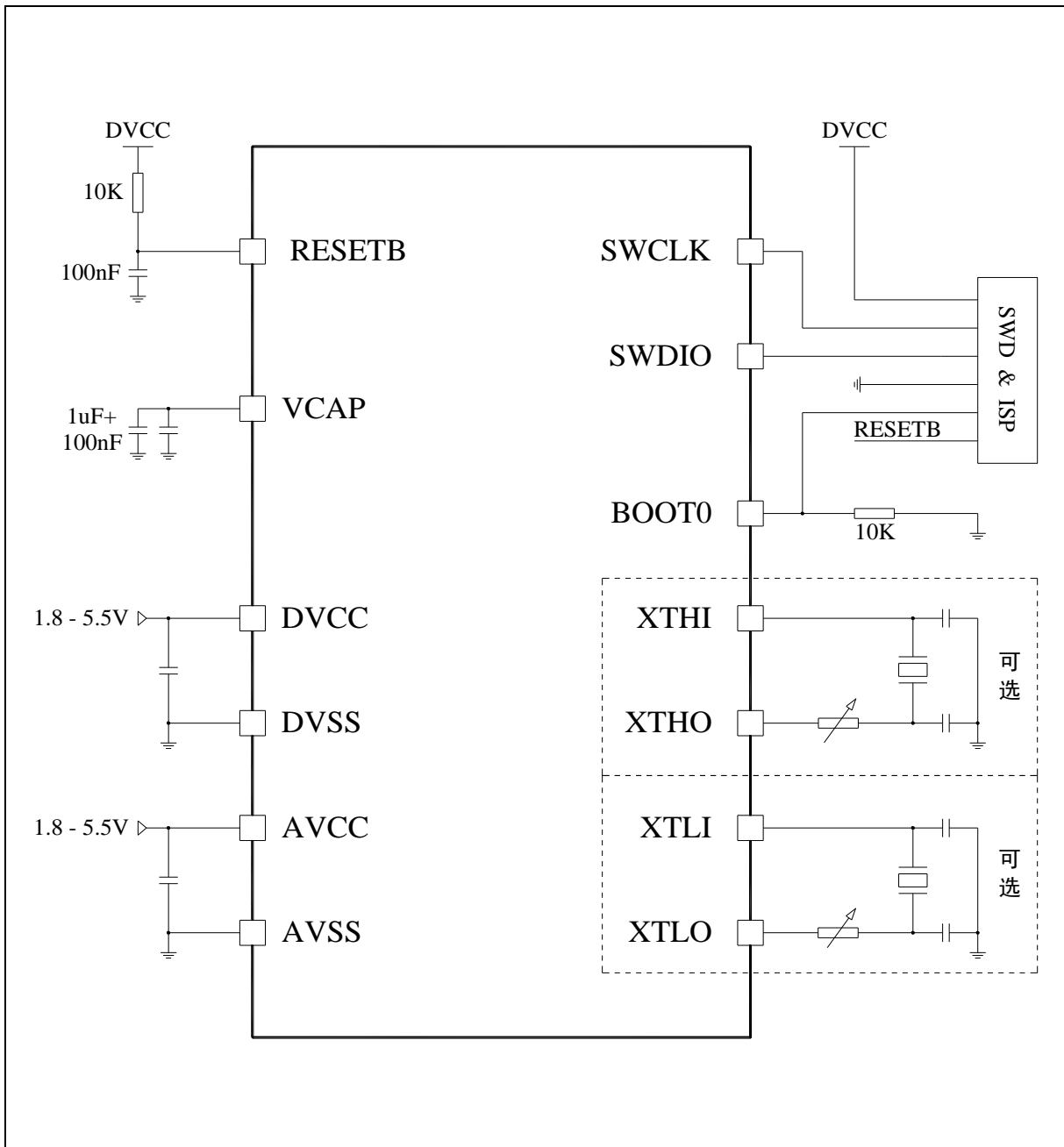
## 5 存储区映射图



HC32F030K8TA HC32F030J8TA  
 HC32F030F8TA HC32F030F8UA  
 HC32F030E8PA HC32F030H8TA



## 6 典型应用电路图



注意:

- AVCC 与 DVCC 电压必须相同。
- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源引脚。

## 7 电气特性

### 7.1 测试条件

除非特别说明，所有的电压都以 VSS 为基准。**最小和最大数值**

除非特别说明，在生产线上通过对 100%的产品在环境温度  $T_A=25^{\circ}\text{C}$  和  $T_A=T_{Amax}$  下执行的测试( $T_{Amax}$  与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\sigma$ )得到。

#### 7.1.2 典型数值

除非特别说明，典型数据是基于  $T_A=25^{\circ}\text{C}$  和  $V_{CC}=3.3\text{V}(1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$  电压范围)。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均 $\pm 2\sigma$ )。

### 7.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

符号	描述	最小值	最大值	单位
VCC - VSS	外部主供电电压(包含AVCC和DVCC) <sup>(1)</sup>	-0.3	5.5	V
V <sub>IN</sub>	在其它引脚上的输入电压 <sup>(2)</sup>	VSS-0.3	VCC + 0.3	V
$\Delta V_{CCx}$	不同供电引脚之间的电压差		50	mV
VSS <sub>x</sub> - VSS	不同接地引脚之间的电压差		50	mV
V <sub>ESD</sub> (HBM)	ESD静电放电电压(人体模型)	参考绝对最大值电气参数		V

表 7-1 电压特性

1. 所有的电源(DVCC,AVCC)和地(DVSS, AVSS)引脚必须始终连接到外部允许范围内的供电系统上。
2.  $I_{INJ(PIN)}$ 绝对不可以超过它的极限，即保证  $V_{IN}$  不超过其最大值。如果不能保证  $V_{IN}$  不超过其最大值，也要保证在外部限制  $I_{INJ(PIN)}$ 不超过其最大值。当  $V_{IN}>V_{CC}$  时，有一个正向注入电流；当

$V_{IN} < V_{SS}$  时, 有一个反向注入电流。

符号	描述	最大值 <sup>(1)</sup>	单位
$I_{VCC}$	经过DVCC/AVCC电源线的总电流(供应电流) <sup>(1)</sup>	300	mA
$I_{VSS}$	经过VSS地线的总电流(流出电流) <sup>(1)</sup>	300	mA
$I_{IO}$	任意I/O和控制引脚上的输出灌电流	25	mA
	任意I/O和控制引脚上的输出电流	-25	mA
$I_{INJ(PIN)}$ <sup>(2) (3)</sup>	RESETB引脚的注入电流	+/-5	mA
	XTH的XTHI引脚和XTL的XTLI引脚的注入电流	+/-5	mA
	其他引脚的注入电流 <sup>(4)</sup>	+/-5	mA
$\sum I_{INJ(PIN)}$ <sup>(2)</sup>	所有I/O和控制引脚上的总注入电流 <sup>(4)</sup>	+/-25	mA

表 7-2 电流特性

- 所有的电源(DVCC,AVCC)和地(DVSS,AVSS)引脚必须始终连接到外部允许范围内的供电系统上。
- $I_{INJ(PIN)}$ 绝对不可以超过它的极限, 即保证  $V_{IN}$  不超过其最大值。如果不能保证  $V_{IN}$  不超过其最大值, 也要保证在外部限制  $I_{INJ(PIN)}$ 不超过其最大值。当  $V_{IN} > V_{CC}$  时, 有一个正向注入电流; 当  $V_{IN} < V_{SS}$  时, 有一个反向注入电流。
- 反向注入电流会干扰器件的模拟性能。
- 当几个 I/O 口同时有注入电流时,  $\sum I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。  
该结果基于在器件 4 个 I/O 端口上 $\sum I_{INJ(PIN)}$ 最大值的特性。

符号	描述	数值	单位
$T_{STG}$	储存温度范围	-60 ~ + 150	°C
$T_J$	最大结温度	105	°C

表 7-3 温度特性

## 7.3 工作条件

### 7.3.1 通用工作条件

符号	参数	条件	最小值	最大值	单位
$f_{HCLK}$	内部AHB时钟频率		0	48	MHz
$f_{PCLK0}$	内部APB0时钟频率		0	48	MHz
$f_{PCLK1}$	内部APB1时钟频率		0	48	MHz
DVCC	数字部分工作电压		1.8	5.5	V
AVCC <sup>(1)</sup>	模拟部分工作电压	必须与DVCC <sup>(2)</sup> 相同	1.8	5.5	V
$P_D$	功率耗散 $T_A=85^\circ\text{C}$	LQFP64		455	mW
	功率耗散 $T_A=85^\circ\text{C}$	LQFP48		364	mW
	功率耗散 $T_A=85^\circ\text{C}$	LQFP32		357	mW

	功率耗散 $T_A=85^{\circ}\text{C}$	TSSOP28		283	mW
$T_A$	环境温度	最大功率消耗	-40	85	$^{\circ}\text{C}$
		低功率消耗 <sup>(3)</sup>	-40	105	$^{\circ}\text{C}$
$T_J$	结温度范围		-40	105	$^{\circ}\text{C}$

表 7-4 通用工作条件

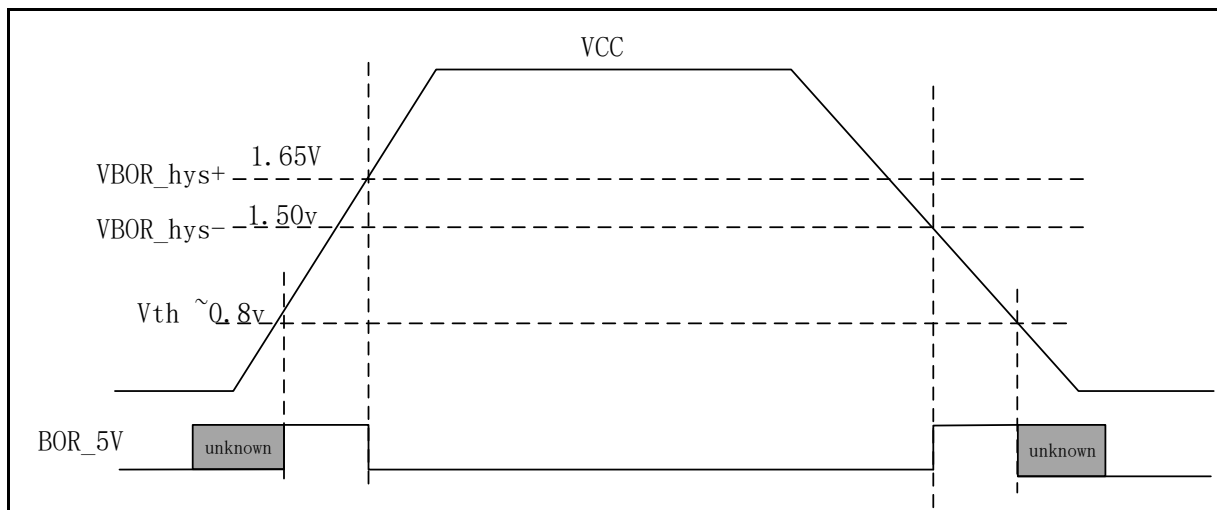
1. 当使用ADC时，参见ADC电气参数。
2. 建议使用相同的电源为DVCC和AVCC供电，在上电和正常操作期间，DVCC和AVCC之间最多允许有300mV的差别。
3. 在较低的功率耗散的状态下，只要 $T_J$ 不超过 $T_{Jmax}$ ， $T_A$ 可以扩展到这个范围。

### 7.3.2 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
$t_{VCC}$	VCC上升速率		0	$\infty$	$\mu\text{s}/\text{V}$
$t_{VCC}$	VCC下降速率		10	$\infty$	$\mu\text{s}/\text{V}$

表 7-5 上电和掉电的工作条件

### 7.3.3 内嵌复位和 LVD 模块特性



1. 设计保证，不在生产中测试。

图 7-1 POR/Brown Out 示意图

符号	参数	条件	最小值	典型值	最大值	单位
$V_{por}$	POR 释放电压（上电过程）		1.45	1.50	1.65	V
	BOR 检测电压（掉电过程）					

表 7-6 POR/Brown Out



符号	参数	条件	最小值	典型值	最大值	单位
Vex	外部输入电压范围		0		VCC	V
Vlevel	检测阈值	LVD_CR.VTDS=0000	1.7	1.8	1.9	V
		LVD_CR.VTDS =0001	1.8	1.9	2.0	
		LVD_CR.VTDS =0010	1.9	2.0	2.1	
		LVD_CR.VTDS =0011	2.0	2.1	2.2	
		LVD_CR.VTDS =0100	2.1	2.2	2.3	
		LVD_CR.VTDS=0101	2.2	2.3	2.4	
		LVD_CR.VTDS=0110	2.3	2.4	2.5	
		LVD_CR.VTDS=0111	2.4	2.5	2.6	
		LVD_CR.VTDS=1000	2.5	2.6	2.7	
		LVD_CR.VTDS=1001	2.6	2.7	2.8	
		LVD_CR.VTDS=1010	2.7	2.8	2.9	
		LVD_CR.VTDS=1011	2.8	2.9	3.0	
		LVD_CR.VTDS=1100	2.9	3.0	3.1	
		LVD_CR.VTDS=1101	3.0	3.1	3.2	
LVD_CR.VTDS=1110	3.1	3.2	3.3			
LVD_CR.VTDS=1111	3.2	3.3	3.4			
Icomp	功耗			0.12		μA
Tresponse	响应时间			80		μs
Tsetup	建立时间			400		μs
Vhyste	迟滞电压			40		mV
Tfilter	滤波时间	LVD_debounce = 000		7		μs
		LVD_debounce = 001		14		
		LVD_debounce = 010		28		
		LVD_debounce = 011		112		
		LVD_debounce = 100		450		
		LVD_debounce = 101		1800		
		LVD_debounce = 110		7200		
LVD_debounce = 111		28800				

表 7-7 LVD 模块特性

### 7.3.4 内置的参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>REF25</sub>	Internal 2.5V Reference Voltage	常温25°C 3.3V	2.475	2.5	2.525	V
V <sub>REF25</sub>	Internal 2.5V Reference Voltage	-40~85°C 2.8~5.5V	2.463	2.5	2.525	V <sup>[1]</sup>
V <sub>REF15</sub>	Internal 1.5V Reference Voltage	常温25°C 3.3V	1.485	1.5	1.515	V
V <sub>REF15</sub>	Internal 1.5V Reference Voltage	-40~85°C 1.8~5.5V	1.477	1.5	1.519	V <sup>[1]</sup>
T <sub>Coeff</sub>	Internal 2.5V 1.5V temperature coefficient	-40~85°C			120	ppm/°C

1. 数据基于考核结果，不在生产中测试。

### 7.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS(无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到  $f_{HCLK}$  的频率(0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期)。
- 当开启外设时： $f_{PCLK0} = f_{HCLK}$ ， $f_{PCLK1} = f_{HCLK}$ 。

Symbol	Parameter	Conditions			Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Unit
I <sub>DD</sub> (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =3.3V T <sub>A</sub> =2xC	RCH clock source	4M	655		μA
				8M	1290		
				16M	2470		
				22.12M	3500		
				24M	3790		
			PLL RCH4M to xxM clock source	32M	5090		
				48M	7580		
	All peripherals clock OFF, Run while(1) in RAM	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =3.3V T <sub>A</sub> =2xC	RCH clock source	4M	270		μA
				8M	510		
				16M	950		
22.12M				1320			
24M				1420			
PLL RCH4M to xxM clock source			32M	1980			
			48M	2920			
I <sub>DD</sub> (Run CoreMark)	All peripherals clock OFF, Run CoreMark in Flash	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =3.3V T <sub>A</sub> =2xC	RCH clock source	4M	735		μA
				8M	1415		
				16M	2643		
				22.12M	3573		
				24M	3808		
			PLL RCH4M to xxM	48M FlashWait=1	5815		
I <sub>DD</sub> (Run mode)	All peripherals clock ON, Run while(1) in Flash	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	RCH clock source	4M	1000	1300	μA
				8M	1910	2420	
				16M	3650	4590	
				22.12M	5080	6330	
				24M	5440	6820	
		V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	PLL RCH4M to xxM clock source	16M	3960	4850	μA
				24M	5700	7000	
				32M FlashWait=1	6600	7480	
				40M FlashWait=1	8140	9190	
				48M FlashWait=1	9550	10860	
	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	PLL RCH8M to xxM clock source	16M	4030	4940	μA	
			24M	5780	7060		
			32M FlashWait=1	6670	7560		

Symbol	Parameter	Conditions			Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Unit	
		T <sub>A</sub> =N40C-85C		40M FlashWait=1	8240	9340		
				48M FlashWait=1	9630	10970		
	All peripherals clock OFF, Run while(1) in Flash	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C		RCH clock source	4M	610	875	μA
					8M	1330	1570	
					16M	2110	2900	
					22.12M	2860	3860	
					24M	3060	4120	
		V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C		PLL RCH4M to xxM clock source	16M	2360	3110	μA
					24M	3360	4330	
					32M FlashWait=1	3490	4010	
					40M FlashWait=1	4240	4890	
					48M FlashWait=1	4910	5720	
	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C		PLL RCH8M to xxM clock source	16M	2430	3190	μA	
				24M	3420	4405		
				32M FlashWait=1	3560	4090		
				40M FlashWait=1	4320	4960		
48M FlashWait=1				4980	5760			
I <sub>DD</sub> (Sleep mode)	All peripherals clock ON	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	RCH clock source	4M	545	625	μA	
				8M	1060	1200		
				16M	2030	2290		
				22.12M	2870	3230		
				24M	3100	3470		
		V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C		PLL RCH4M to xxM clock source	16M	2280	2560	μA
					24M	3350	3745	
					32M FlashWait=1	4190	4690	
					40M FlashWait=1	5210	5830	
					48M FlashWait=1	6210	6935	
	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-				16M	2340	2625	μA
					24M	3410	3810	

Symbol	Parameter	Conditions			Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Unit
		5.5V T <sub>A</sub> =N40C-85C	PLL RCH8M to xxM clock source	32M FlashWait=1	4260	4760	
				40M FlashWait=1	5290	5900	
				48M FlashWait=1	6290	7020	
	All peripherals clock OFF	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	RCH clock source	4M	155	190	μA
				8M	280	338	
				16M	500	586	
				22.12M	680	800	
				24M	735	855	
	All peripherals clock OFF	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	PLL RCH4M to xxM clock source	16M	715	820	μA
				24M	1005	1150	
				32M FlashWait=1	1060	1210	
				40M FlashWait=1	1290	1470	
				48M FlashWait=1	1520	1730	
	All peripherals clock OFF	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V T <sub>A</sub> =N40C-85C	PLL RCH8M to xxM clock source	16M	775	888	μA
				24M	1060	1210	
32M FlashWait=1				1120	1280		
40M FlashWait=1				1345	1530		
48M FlashWait=1				1580	1800		
I <sub>DD</sub> (LP Run)	All peripherals clock ON, Run while(1) in Flash	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	XTL32K clock source Driver=0x0	T <sub>A</sub> =N40-25C	15.3	20.5	μA
				T <sub>A</sub> =50C	16	20.5	
				T <sub>A</sub> =85C	19.3	25	
				T <sub>A</sub> =105C	25.3	33	
	All peripherals clock OFF, Run while(1) in Flash	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	XTL32K clock source Driver=0x0	T <sub>A</sub> =N40-25C	12.1	17	μA
				T <sub>A</sub> =50C	12.7	17	
				T <sub>A</sub> =85C	16	21	
I <sub>DD</sub> (LP Sleep)				T <sub>A</sub> =N40-25C	10.6	11.2	μA
				T <sub>A</sub> =50C	11	11.8	

Symbol	Parameter	Conditions			Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Unit	
	All peripherals clock ON	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	XTL32K clock source Driver=0x0	T <sub>A</sub> =85C	14.2	16	μA	
	All peripherals clock OFF	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	XTL32K clock source Driver=0x0	T <sub>A</sub> =N40-25C	7.4	7.7		
				T <sub>A</sub> =50C	7.8	8.3		
(DeepSleep)	XTL32K +DeepSleep	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V	XTL32K Driver=0x0	T <sub>A</sub> =85C	11	12.7	μA	
				T <sub>A</sub> =N40-25C	5.8	6		
				T <sub>A</sub> =50C	6.2	6.5		
	IRC32K +DeepSleep	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V			T <sub>A</sub> =85C	8.5	9.5	μA
					T <sub>A</sub> =N40-25C	5.7	5.9	
					T <sub>A</sub> =50C	6.1	6.4	
	WDT +DeepSleep	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V			T <sub>A</sub> =85C	8.4	9.4	μA
					T <sub>A</sub> =N40-25C	5.5	5.7	
					T <sub>A</sub> =50C	5.9	6.1	
	DeepSleep	V <sub>CAP</sub> =1.5V V <sub>CC</sub> =1.8-5.5V			T <sub>A</sub> =85C	8.1	9.1	μA
					T <sub>A</sub> =N40-25C	5.4	5.6	
					T <sub>A</sub> =50C	5.8	6	
				T <sub>A</sub> =85C	8.1	9		

- 1.若没有其他指定条件，该 Typ 的值是在 25°C & V<sub>CC</sub> = 3.3V 测得。
- 2.若没有其他指定条件，该 Max 的值是 V<sub>CC</sub> = 1.8-5.5 & Temperature = N40 - 85°C 范围内的最大值。
- 3.数据基于考核结果，不在生产中测试。

表 7-8 工作电流特性

### 7.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
T <sub>wu</sub>	休眠模式唤醒时间			1.8		μs
	深度休眠唤醒时间	F <sub>MCLK</sub> = 4MHz		9.0		μs
		F <sub>MCLK</sub> = 8MHz		6.0		μs
		F <sub>MCLK</sub> = 16MHz		5.0		μs
	F <sub>MCLK</sub> = 24MHz		4.0		μs	

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

### 7.3.7 外部时钟源特性

#### 7.3.7.1 外部输入高速时钟

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>XTH_ext</sub>	用户外部时钟频率 <sup>(1)</sup>		0	8	32	MHz
V <sub>XTHH</sub>	输入引脚高电平电压		0.7VCC		VCC	V
V <sub>XTHL</sub>	输入引脚低电平电压		VSS		0.3VCC	V
T <sub>r(XTH)</sub>	上升的时间 <sup>(1)</sup>				20	ns
T <sub>f(XTH)</sub>	下降的时间 <sup>(1)</sup>				20	ns
T <sub>w(XTH)</sub>	输入高或低的时间 <sup>(1)</sup>		16			ns
C <sub>in(XTH)</sub>	输入容抗 <sup>(1)</sup>			5		pF
Duty	占空比		40		60	%
I <sub>L</sub>	输入漏电流				±1	μA

1. 由设计保证，不在生产中测试。

#### 7.3.7.2 外部输入低速时钟

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>XTL_ext</sub>	用户外部时钟频率 <sup>(1)</sup>		0	32.768	1000	kHz
V <sub>XTLH</sub>	输入引脚高电平电压		0.7VCC		VCC	V
V <sub>XTLL</sub>	输入引脚低电平电压		VSS		0.3VCC	V
T <sub>r(XTL)</sub>	上升的时间 <sup>(1)</sup>				50	ns
T <sub>f(XTL)</sub>	下降的时间 <sup>(1)</sup>				50	ns
T <sub>w(XTL)</sub>	输入高或低的时间 <sup>(1)</sup>		450			ns

符号	参数	条件	最小值	典型值	最大值	单位
C <sub>in(XTL)</sub>	输入容抗 <sup>(1)</sup>			5		pF
Duty	占空比		30		70	%
I <sub>L</sub>	输入漏电流				±1	μA

1. 由设计保证，不在生产中测试。

### 7.3.7.3 高速外部时钟 XTH

高速外部时钟(XTH)可以使用一个 4~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

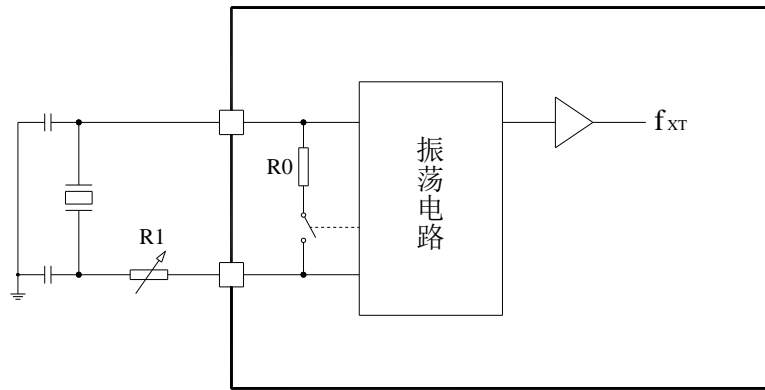
外部 XTH 晶振<sup>(1)(2)</sup>

符号	参数	条件	最小值	典型值	最大值	单位
F <sub>CLK</sub>	振荡频率		4		32	MHz
ESR <sub>CLK</sub>	支持的晶振ESR范围	32M		30	60	Ohm
		4M		400	1500	Ohm
C <sub>LX</sub> <sup>(3)</sup>	负载电容	按晶体制造商要求进行配置。				
Duty	占空比		40	50	60	%
I <sub>dd</sub> <sup>(4)</sup>	电流	32M Xtal, CL=12pF, ESR=30ohm		600		μA
g <sub>m</sub>	跨导	起振	700			μA/V
T <sub>start</sub> <sup>(5)</sup>	启动时间	32MHz @ XTH_CR.Driver=1111		300		μs
		4MHz @ XTH_CR.Driver=0011		2		ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. C<sub>LX</sub>指 XTAL 的两个管脚的负载电容，用户**必须**按晶体制造商的要求选择该电容的容值。  
如果晶体制造商给出了**负载电容的容值**，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。  
如果晶体制造商给出了**匹配电容的容值**，则直接使用晶体制造商所给出的匹配电容的容值即可。  
例：晶体制造商给出晶体的**负载电容**为 8pF 时，匹配电容的容值应为 16pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 15pF 或 12pF 的匹配电容。  
晶体制造商给出晶体的**匹配电容**为 12pF 时，匹配电容的容值应为 12pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。
4. 电流跟随频率变化而变化，测试条件：XTH\_CR.Driver=1110
5. T<sub>start</sub>是启动时间，是从软件使能XTH开始测量，直至得到稳定的32MHz/4MHz振荡这段时间。这个数值是在XTH\_CR.Startup=10设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号



的不同而变化较大。



注意：

- 晶体的匹配电容**必须**按照晶体制造商的技术手册的要求进行配置。  
如果晶体制造商给出了**负载电容的容值**，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。  
如果晶体制造商给出了**匹配电容的容值**，则直接使用晶体制造商所给出的匹配电容的容值即可。
- 芯片内已集成反馈电阻  $R_0$ 。
- 阻尼电阻  $R_1$  阻值的调试方法请参见相关应用笔记。

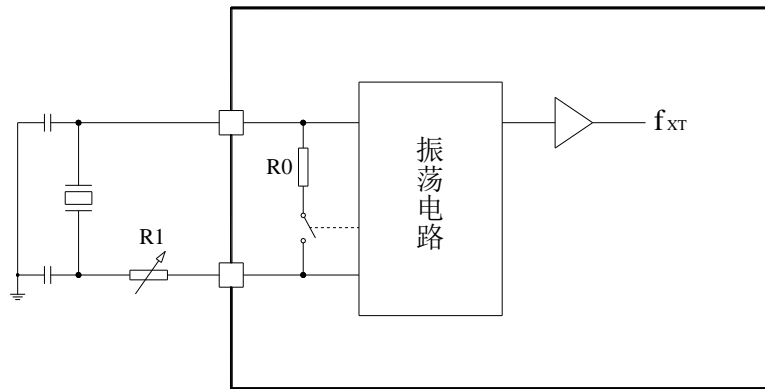
### 7.3.7.4 低速外部时钟 XTL

低速外部时钟(XTL)可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

外部 XTL 晶振<sup>(1)</sup>

符号	参数	条件	最小值	典型值	最大值	单位
F <sub>CLK</sub>	振荡频率			32.768		kHz
ESR <sub>CLK</sub>	支持的晶振ESR范围			65	85	kΩ
C <sub>LX</sub> <sup>(2)</sup>	负载电容	按晶体制造商要求进行配置。				
DC <sub>ACLK</sub>	占空比		30	50	70	%
I <sub>dd</sub> <sup>(3)</sup>	电流	ESR= 65 kΩ C <sub>L</sub> =12 pF		350	1000	nA
g <sub>m</sub>	跨导	起振	2.5			μA/V
T <sub>start</sub>	启动时间	ESR=65 kΩ, C <sub>L</sub> =12 pF, 40% - 60% duty cycle has been reached		500		ms

1. 由综合评估得出，不在生产中测试。
2.  $C_{Lx}$  指 XTAL 的两个管脚的负载电容，用户**必须**按晶体制造商的要求选择该电容的容值。  
如果晶体制造商给出了**负载电容的容值**，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。  
如果晶体制造商给出了**匹配电容的容值**，则直接使用晶体制造商所给出的匹配电容的容值即可。  
例：晶体制造商给出晶体的**负载电容**为 8pF 时，匹配电容的容值应为 16pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 15pF 或 12pF 的匹配电容。  
晶体制造商给出晶体的**匹配电容**为 12pF 时，匹配电容的容值应为 12pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。
3. 典型值为 XTL\_CR.Driver=1001 时的功耗。选择具有较小 ESR 值的高质量振荡器(如 MSIV-TIN32.768kHz)，可以通过减小 XTL\_CR.Driver 设置值以优化电流消耗。
4.  $T_{start}$  是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的 32768 振荡这段时间。这个数值是在 XTL\_CR.Driver=1001 和 XTL\_CR.Startup=10 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



注意：

- 晶体的匹配电容**必须**按照晶体制造商的技术手册的要求进行配置。  
如果晶体制造商给出了**负载电容的容值**，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。  
如果晶体制造商给出了**匹配电容的容值**，则直接使用晶体制造商所给出的匹配电容的容值即可。
- 芯片内已集成反馈电阻 R0。
- 阻尼电阻 R1 阻值的调试方法请参见相关应用笔记。

## 7.3.8 内部时钟源特性

### 7.3.8.1 内部 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCH 振荡器精度	User trimming step for given VCC and $T_A$ conditions		0.25		%
		VCC = 1.8 ~ 5.5V $T_{AMB}$ = -40 ~ 85°C	-3.5		+3.5	%

		VCC = 1.8 ~ 5.5V T <sub>AMB</sub> = -20 ~ 50°C	-2.0		+2.0	%
F <sub>CLK</sub>	振荡频率		4.0	4.0 8.0 16.0 22.12 24.0	24.0	MHz
I <sub>CLK</sub>	功耗	F <sub>MCLK</sub> = 4MHz		80		μA
		F <sub>MCLK</sub> = 8MHz		100		μA
		F <sub>MCLK</sub> = 16MHz		120		μA
		F <sub>MCLK</sub> = 24MHz		140		μA
DC <sub>CLK</sub>	占空比 <sup>(1)</sup>		45	50	55	%

1. 由综合评估得出，不在生产中测试。

### 7.3.8.2 内部 RCL 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCL振荡器精度	User trimming step for given VCC and T <sub>A</sub> conditions		0.5		%
		VCC = 1.8 ~ 5.5V T <sub>AMB</sub> = -40 ~ 85°C	-5		+5	%
		VCC = 1.8 ~ 5.5V T <sub>AMB</sub> = -20 ~ 50°C	-3		+3	%
F <sub>CLK</sub>	振荡频率			38.4 32.768		kHz
T <sub>CLK</sub>	启动时间			150		μs
DC <sub>CLK</sub>	占空比 <sup>(1)</sup>		25	50	75	%
I <sub>CLK</sub>	功耗			0.35		μA

1. 由综合评估得出，不在生产中测试。

### 7.3.9 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
F <sub>in</sub> <sup>(1)</sup>	输入时钟		4	4	24	MHz
	输入时钟占空比		40		60	%
F <sub>out</sub>	输出频率		8	-	48	MHz
Duty <sup>(1)</sup>	输出占空比		48%	-	52%	
T <sub>lock</sub> <sup>(1)</sup>	锁定时间	输入频率4MHz	-	100	200	μs

1.由综合评估得出，不在生产中测试。

### 7.3.10 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC <sub>FLASH</sub>	擦写次数	Regulator voltage=1.5V, T <sub>AMB</sub> = 25°C	20			kcycles
RET <sub>FLASH</sub>	数据保存期限	T <sub>AMB</sub> = 85°C, after 20 kcycles	20			Years
T <sub>b_prog</sub>	编程时间（字节）		22		30	μs
T <sub>w_prog</sub>	编程时间（字）		40		52	μs
T <sub>p_erase</sub>	页擦除时间		4		5	ms
T <sub>m_erase</sub>	整片擦除时间		30		40	ms

### 7.3.11 EFT 特性

芯片复位可以使系统恢复正常操作。

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class:4A
EFT to Power (IEC61000-4-4)	Class:2A (4B)

#### 软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

### 7.3.12 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

符号	参数	条件	最小值	典型值	最大值	单位
VESD <sub>HBM</sub>	ESD @ Human Body Mode			4		KV
VESD <sub>CDM</sub>	ESD @ Charge Device Mode			1		KV
VESD <sub>MM</sub>	ESD @ machine Mode			200		V
I <sub>latchup</sub>	Latch up current			100		mA

### 7.3.13 I/O 端口特性

#### 7.3.13.1 输出特性——端口

符号	参数	条件	最小值	最大值	单位
V <sub>OH</sub>	High level output voltage Source Current	Sourcing 5 mA, VCC = 3.3 V (see Note 1)	VCC-0.25		V
		Sourcing 10 mA, VCC = 3.3 V (see Note 2)	VCC-0.6		V
V <sub>OL</sub>	Low level output voltage Sink Current	Sinking 6 mA, VCC = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 15 mA, VCC = 3.3 V (see Note 2)		VSS+0.6	V
V <sub>OHD</sub>	High level output voltage Double source Current	Sourcing 10 mA, VCC = 3.3 V (see Note 1)	VCC-0.25		V
		Sourcing 20 mA, VCC = 3.3V (see Note 2)	VCC-0.6		V
V <sub>OLD</sub>	Low level output voltage Double Sink Current	Sinking 10 mA, VCC = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 20 mA, VCC = 3.3 V (see Note 2)		VSS+0.6	V

表 7-9 端口输出特性

- NOTES: 1. The maximum total current, I<sub>OH</sub>(max) and I<sub>OL</sub>(max), for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
2. The maximum total current, I<sub>OH</sub>(max) and I<sub>OL</sub>(max), for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.

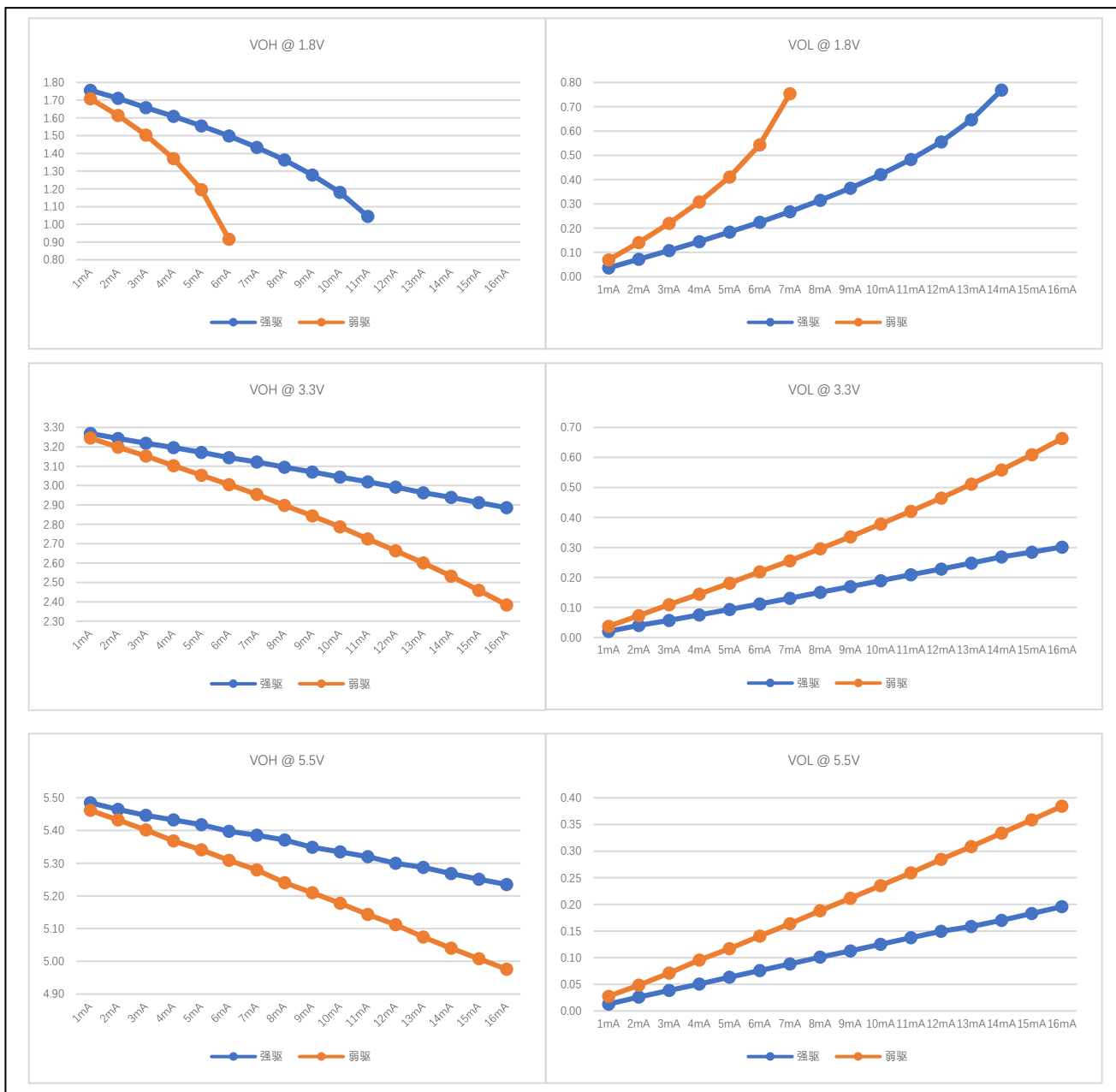


图 7-2 输出端口 VOH/VOL 实测曲线

### 7.3.13.2 输入特性——端口 PA, PB, PC, PD

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>IH</sub>	Positive-going input threshold voltage	VCC=1.8V	0.7VCC			V
		VCC=3.3V	0.7VCC			V
		VCC=5.5V	0.7VCC			V
V <sub>IL</sub>	Negative-going input threshold voltage	VCC=1.8V			0.3VCC	V
		VCC=3.3V			0.3VCC	V
		VCC=5.5V			0.3VCC	V

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>hys(1)</sub>	Input voltage hysteresis (V <sub>IT+</sub> - V <sub>IT-</sub> )	VCC=1.8V		0.3		V
		VCC=3.3V		0.4		V
		VCC=5.5V		0.6		V
R <sub>pullhigh</sub>	Pullup resistor	Pullup enabled VCC=3.3V		80		kΩ
R <sub>pulllow</sub>	Pulldown resistor	Pulldown enabled VCC=3.3V		40		kΩ
C <sub>input</sub>	Input capacitance			5		pf

1. 由综合评估得出，不在生产中测试。

### 7.3.13.3 端口外部输入采样要求——Timer Gate/Timer Clock

符号	参数	条件	最小值	典型值	最大值	单位
t(int)	External interrupt timing	External trigger signal for the interrupt flag (see Note 1)	1.8V	30		ns
			3.3V	30		ns
			5.5V	30		ns
t(cap)	Timer capture timing	Timer4/5/6 capture pulse width F <sub>system</sub> = 4MHz	1.8V	0.5		μs
			3.3V	0.5		μs
			5.5V	0.5		μs
t(clk)	Timer clock frequency applied to pin	Timer0/1/2/4/5/6 external clock input F <sub>system</sub> = 4MHz	1.8V		PCLK/2	MHz
			3.3V		PCLK/2	MHz
			5.5V		PCLK/2	MHz
t(pca) <sup>(2)</sup>	PCA clock frequency applied to pin	PCA external clock input F <sub>system</sub> = 4MHz	1.8V		PCLK/8	MHz
			3.3V		PCLK/8	MHz
			5.5V		PCLK/8	MHz

NOTES: 1. The external signal sets the interrupt flag every time the minimum t(int) parameters are met. It may be set even with trigger signals shorter than t(int).

2. 由综合评估得出，不在生产中测试。

### 7.3.13.4 端口漏电流特性——PA,PB,PC,PD

符号	参数	条件	最小值	典型值	最大值	单位
I <sub>lk(Px.y)</sub>	Leakage current	V <sub>(Px.y)</sub> (see Note 1,2)		±50		nA

NOTES: 1. The leakage current is measured with V<sub>SS</sub> or V<sub>CC</sub> applied to the corresponding pin(s), unless otherwise noted.

2. The port pin must be selected as input.

### 7.3.14 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(RES\overline{E}T\overline{B})}^{(1)}$	输入低电平电压		-0.3		0.3VCC	V
$V_{IH(RES\overline{E}T\overline{B})}$	输入高电平电压		0.7VCC		VCC+0.3	V
$V_{hys(RES\overline{E}T\overline{B})}$	施密特触发器电压迟滞			200		mV
$R_{PU}$	弱上拉等效电阻	$V_{IN} = V_{SS}$		80		K $\Omega$
$V_{F(RES\overline{E}T\overline{B})}^{(1)}$	输入滤波脉冲				100	ns
$V_{NF(RES\overline{E}T\overline{B})}^{(1)}$	输入非滤波脉冲		300			ns

1. 由设计保证，不在生产中测试。

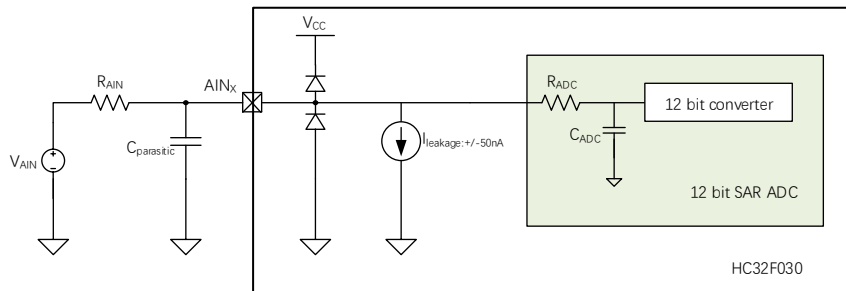
### 7.3.15 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{ADCIN}$	Input voltage range	Single ended	0		$V_{ADCREFIN}$	V
$V_{ADCREFIN}$	Input range of external reference voltage	Single ended	0		AVCC	V
$DEV_{AVCC/3}$	AVCC/3精度			3		%
$I_{ADC1}$	Active current including reference generator and buffer	200Ksps		2		mA
$I_{ADC2}$	Active current without reference generator and buffer	1Msps		0.5		mA
$C_{ADCIN}$	ADC input capacitance			16	19.2	pF
$R_{ADC}^{(1)}$	ADC sampling switch impedance			1.5		K $\Omega$
$R_{AIN}^{(1)}$	ADC external input resistor <sup>(2)</sup>				100	K $\Omega$
$F_{ADCCLK}$	ADC clock Frequency				24M	Hz
$T_{ADCSTART}$	Startup time of reference generator and ADC core			30		$\mu$ s
$T_{ADCCONV}$	Conversion time		20	24	28	cycles
$ENOB$	Effective Bits	1Msps@VCC $\geq$ 2.7V 500Ksps@VCC $\geq$ 2.4V 200Ksps@VCC $\geq$ 1.8V REF=EXREF		10.3		Bit
		1Msps@VCC $\geq$ 2.7V 500Ksps@VCC $\geq$ 2.4V 200Ksps@VCC $\geq$ 1.8V REF=VCC		10.3		Bit
		200Ksps@VCC $\geq$ 1.8V		9.4		Bit



		REF=internal 1.5V			
		200Ksps@VCC>=2.8V		9.4	Bit
		REF=internal 2.5V			
SNR	Signal to Noise Ratio	1Msps@VCC>=2.7V		68.2	dB
		500Ksps@VCC>=2.4V			
		200Ksps@VCC>=1.8V			
		REF=EXREF			
		REF=VCC			
		200Ksps@VCC>=1.8V		60	dB
		REF=internal 1.5V			
		200Ksps@VCC>=2.8V		60	dB
		REF=internal 2.5V			
DNL <sup>(1)</sup>	Differential non-linearity	200Ksps; VREF=EXREF/AVCC	-1		1 LSB
INL <sup>(1)</sup>	Integral non-linearity	200Ksps; VREF=EXREF/AVCC	-3		3 LSB
E <sub>o</sub>	Offset error			0	LSB
E <sub>g</sub>	Gain error			0	LSB

1. 由设计保证，不在生产中测试。
2. ADC 的典型应用如下图所示：



对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = \frac{M}{F_{ADC} * C_{ADC} * (N + 1) * \ln(2)} - R_{ADC}$$

其中  $F_{ADC}$  为 ADC 时钟频率，寄存器 ADC\_CR0<3:2> 可设定其与 PCLK 的关系，如下表：

下表为 ADC 时钟频率  $F_{ADC}$  和 PCLK 分频比关系：

ADC_CR0<3:2>	N
--------------	---

00	1
01	2
10	4
11	8

M 为采样周期个数，由寄存器 ADC\_CR0<13:12>设定。

下表为采样时间 $t_{sa}$ 和 ADC 时钟频率 $F_{ADC}$ 的关系：

ADC_CR0<13:12>	M
00	4
01	6
10	8
11	12

下表为 ADC 时钟频率 $F_{ADC}$ 和外部电阻 $R_{AIN}$ 的关系（M=12,采样误差 0.5LSB 的条件下）：

$R_{AIN}$ (k $\Omega$ )	$F_{ADC}$ (kHz)
10	5600
30	2100
50	1300
80	820
100	660
120	550
150	450

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 $AIN_x$ 的寄生电容 $C_{PARASITIC}$ ；
- 除了考虑 $R_{AIN}$ 值外，如果信号源 $V_{AIN}$ 的内阻较大时，也需要加入考虑。

### 7.3.16 VC 特性

符号	参数	条件	最小值	典型值	最大值	单位
----	----	----	-----	-----	-----	----

Vin	Input voltage range		0		5.5	V
Vincom	Input common mode range		0		VCC-0.2	V
Voffset	Input offset	常温25°C 3.3V	-10		+10	mV
Icomp	Comparator's current	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11		0.3 1.2 10 20		μA
Tresponse	Comparator's response time when one input cross another	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11		20 5 1 0.2		μs
Tsetup	Comparator's setup time when ENABLE. Input signals unchanged.	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11		20 5 1 0.2		μs
Twarmup	From main bandgap enable to 1.2V BGR reference、Temp sensor voltage、ADC internal 1.5V、2.5V reference stable			20		μs
Tfilter	Digital filter time	VC_debounce = 000 VC_debounce = 001 VC_debounce = 010 VC_debounce = 011 VC_debounce = 100 VC_debounce = 101 VC_debounce = 110 VC_debounce = 111		7 14 28 112 450 1800 7200 28800		μs

### 7.3.17 OPA 特性

OPA: (AVCC=2.2V ~ 5.5 V, AVSS=0 V, Ta=- 40°C ~ +85°C)

符号	参数	工作条件	最小值	典型值	最大值	单位
Vi	输入电压		0	-	AVCC	V
Vo	输出电压 <sup>(1)</sup>		0.1	-	AVCC-0.1	V
Io	输出电流 <sup>(1)</sup>				0.5	mA
RL	负载电阻 <sup>(1)</sup>		10K			Ohm
Tstart	初始化时间 <sup>(2)</sup>				20	μs
Vio	输入失调电压	Vic=AVCC/2, Vo=AVCC/2, RL=10kΩ, Rs=50Ω		±6		mV
PM	相位范围 <sup>(1)</sup>	RL=10kΩ, CL=20pF		65	-	deg

GM	增益范围 <sup>(2)</sup>	RL=10kΩ, CL=20pF		15	-	dB
UGBW	单位增益带宽 <sup>(1)</sup>	CL=20pF		2.5		MHz
SR	压摆率 <sup>(1)</sup>	CL=15pF		2.6		V/μs
CMRR	共模抑制比 <sup>(1)</sup>			70		dB

1. 由设计保证，不在生产中测试。
2. 需要同时设置BGR\_CR<0>=1

### 7.3.18 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

符号	参数	条件	最小值	最大值	单位
t <sub>res</sub>	定时器分辨时间		1		t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	20.8		ns
f <sub>ext</sub>	外部时钟频率		0	f <sub>TIMCLK</sub> /2	MHz
		f <sub>TIMCLK</sub> =48MHz	0	24	MHz
ReSTim	定时器分辨率			16	位
T <sub>counter</sub>	选择内部时钟时, 16 位计数器 时钟周期		1	65536	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	0.0208	1363	μs
T <sub>MAX_COUNT</sub>	最大可能计数			67108864	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz		1.4	s

1. 由设计保证，不在生产中测试。

表 7-8 高级定时器（ADVTIM）特性

符号	参数	条件	最小值	最大值	单位
t <sub>res</sub>	定时器分辨时间		1		t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	20.8		ns
f <sub>ext</sub>	外部时钟频率		0	f <sub>TIMCLK</sub> /2	MHz
		f <sub>TIMCLK</sub> =48MHz	0	24	MHz
ReSTim	定时器分辨率			16	位
		模式 0 自由计数		32	位
T <sub>counter</sub>	选择内部时钟时, 16 位计数器 时钟周期		1	65536	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	0.0208	1363	μs
T <sub>MAX_COUNT</sub>	最大可能计数(重载模式)			16777216	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz		349.5	ms

1. 由设计保证，不在生产中测试。

表 7-9 通用定时器特性

符号	参数	条件	最小值	最大值	单位
t <sub>res</sub>	定时器分辨时间		1		t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	20.8		ns
f <sub>ext</sub>	外部时钟频率		0	f <sub>TIMCLK</sub> /2	MHz
		f <sub>TIMCLK</sub> =48MHz	0	24	MHz
Re <sub>STim</sub>	定时器分辨率			16	位
T <sub>counter</sub>	选择内部时钟时,16位计数器 时钟周期		1	65536	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz	0.0208	1363	μs
T <sub>MAX_COUNT</sub>	最大可能计数			2097152	t <sub>TIMCLK</sub>
		f <sub>TIMCLK</sub> =48MHz		43.69	ms

1. 由设计保证,不在生产中测试。

表 7-10 PCA 特性

符号	参数	条件	最小值	最大值	单位
t <sub>res</sub>	WDT 溢出时间	f <sub>WDTCLK</sub> =10kHz	1.6	52000	ms

1. 由设计保证,不在生产中测试。

表 7-11 WDT 特性

### 7.3.19 通信接口

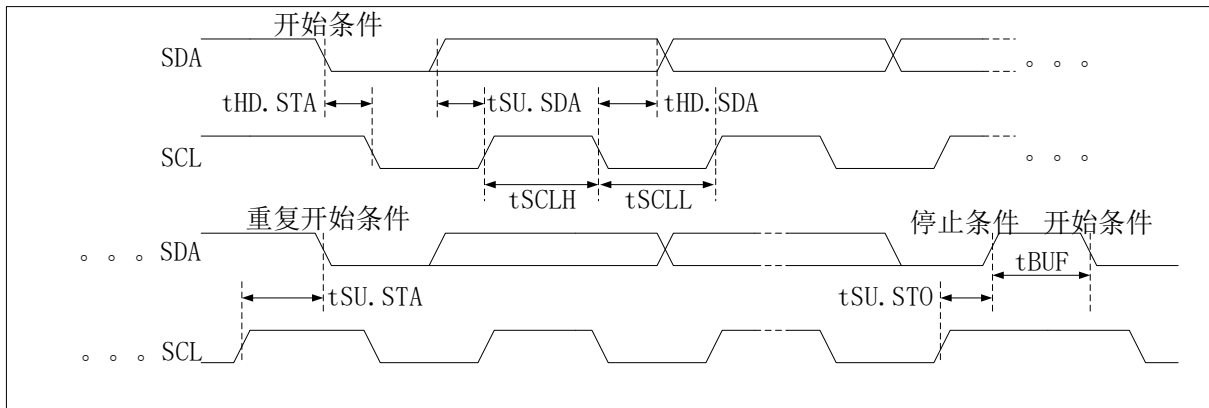
#### 7.3.19.1 I2C 特性

I2C 接口特性如下表:

符号	参数	标准模式 (100K)		快速模式 (400K)		高速模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t <sub>SCLL</sub>	SCL 时钟低时间	4.7		1.25		0.5		μs

$t_{SCLH}$	SCL 时钟高时间	4.0		0.6		0.26		$\mu s$
$t_{SU.SDA}$	SDA 建立时间	250		100		50		ns
$t_{HD.SDA}$	SDA 保持时间	0		0		0		$\mu s$
$t_{HD.STA}$	开始条件保持时间	2.5		0.625		0.25		$\mu s$
$t_{SU.STA}$	重复的开始条件建立时间	2.5		0.6		0.25		$\mu s$
$t_{SU.STO}$	停止条件建立时间	0.25		0.25		0.25		$\mu s$
$t_{BUF}$	总线空闲(停止条件至开始条件)	4.7		1.3		0.5		$\mu s$

表 7-12 I2C 接口特性



1. 由设计保证，不在生产中测试。

图 7-2 I2C 接口时序

### 7.3.19.2 SPI 特性

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期	主机模式	62.5	-	ns
		从机模式 $f_{PCLK} = 16\text{MHz}$	250	-	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.5 \times t_{c(SCK)}$	-	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.5 \times t_{c(SCK)}$	-	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{h(SSN)}$	从机选择的保持时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{v(MO)}$	主机数据输出的生效时间	$f_{PCLK} = 32\text{MHz}$	-	3	ns
$t_{h(MO)}$	主机数据输出的保持时间	$f_{PCLK} = 32\text{MHz}$	2	-	ns
$t_{v(SO)}$	从机数据输出的生效时间	$f_{PCLK} = 16\text{MHz}$	-	50	ns
$t_{h(SO)}$	从机数据输出的保持时间	$f_{PCLK} = 16\text{MHz}$	30	-	ns
$t_{su(MI)}$	主机数据输入的建立时间		10	-	ns
$t_{h(MI)}$	主机数据输入的保持时间		2	-	ns
$t_{su(SI)}$	从机数据输入的建立时间		10	-	ns
$t_{h(SI)}$	从机数据输入的保持时间		2	-	ns

1. 由设计保证，不在生产中测试。

表 7-13 SPI 接口特性

SPI 接口信号的波形和时序参数如下：

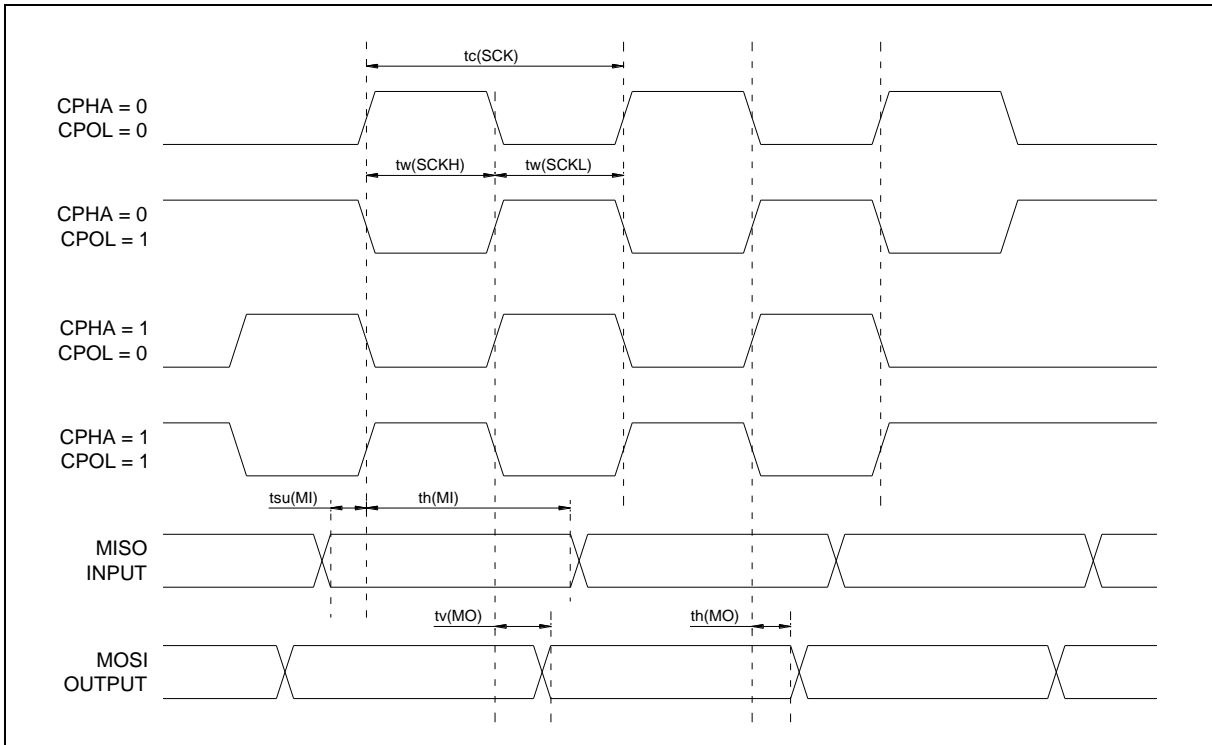


图 7-3 SPI 时序图（主机模式）

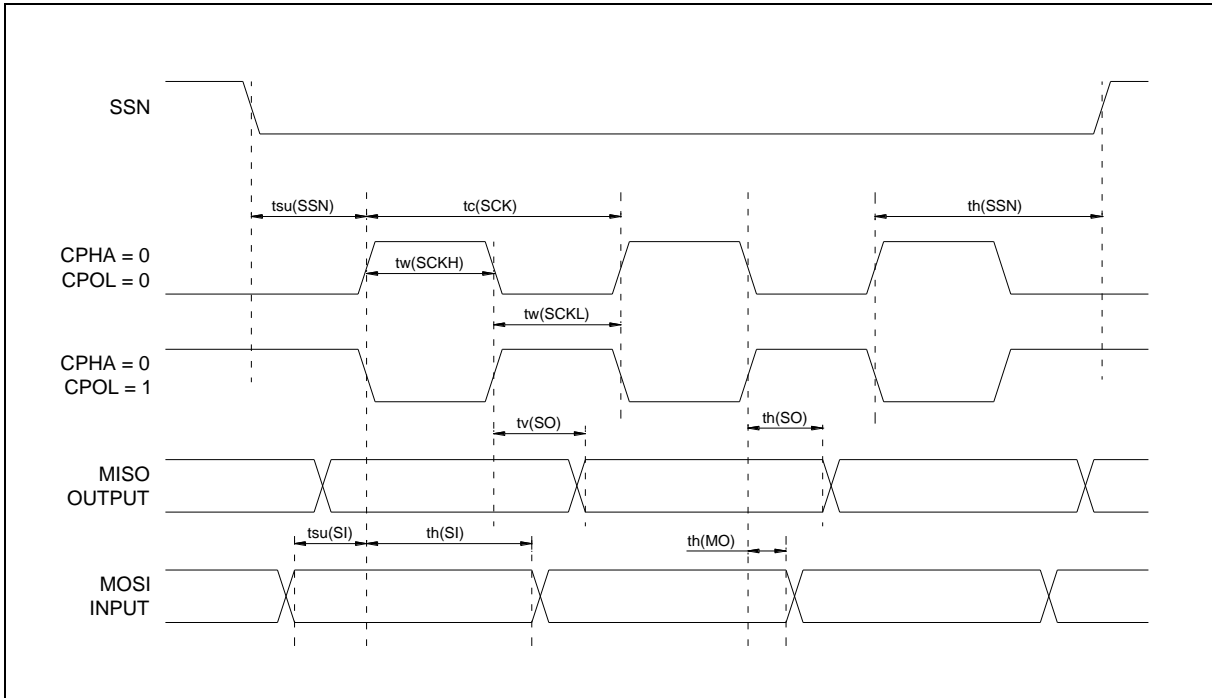


图 7-4 SPI 时序图（从机模式 cpha=0）



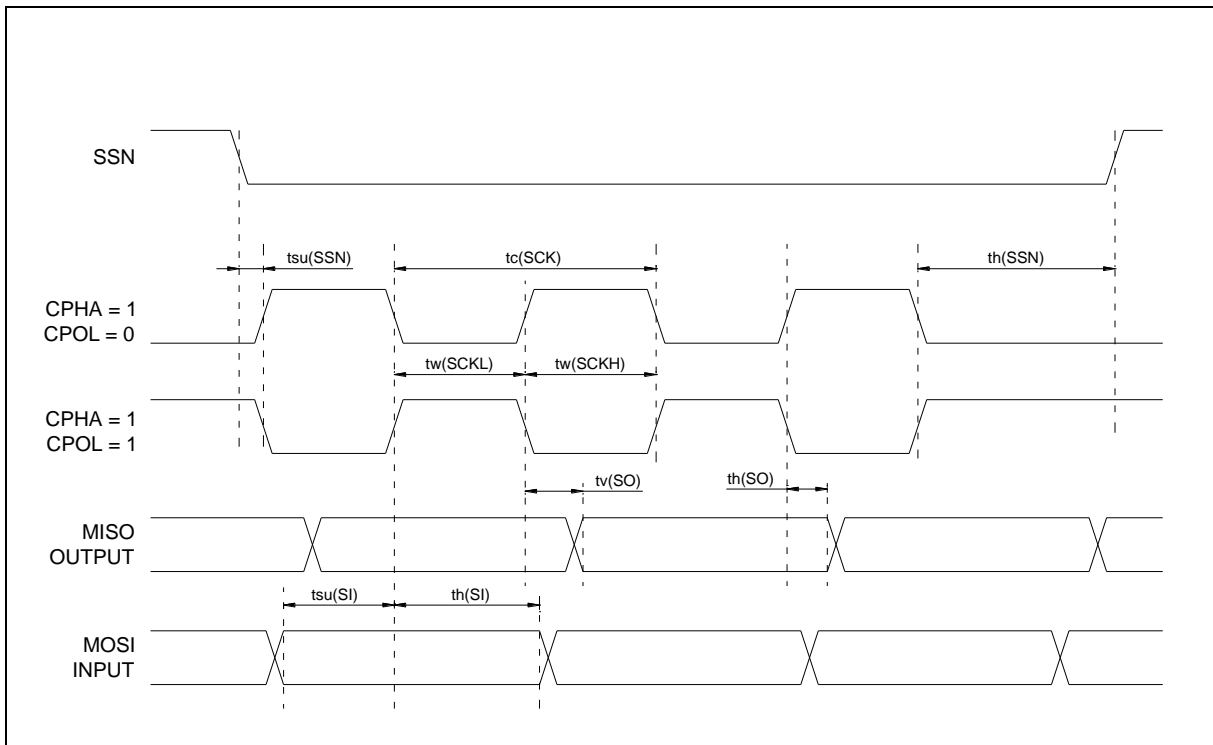
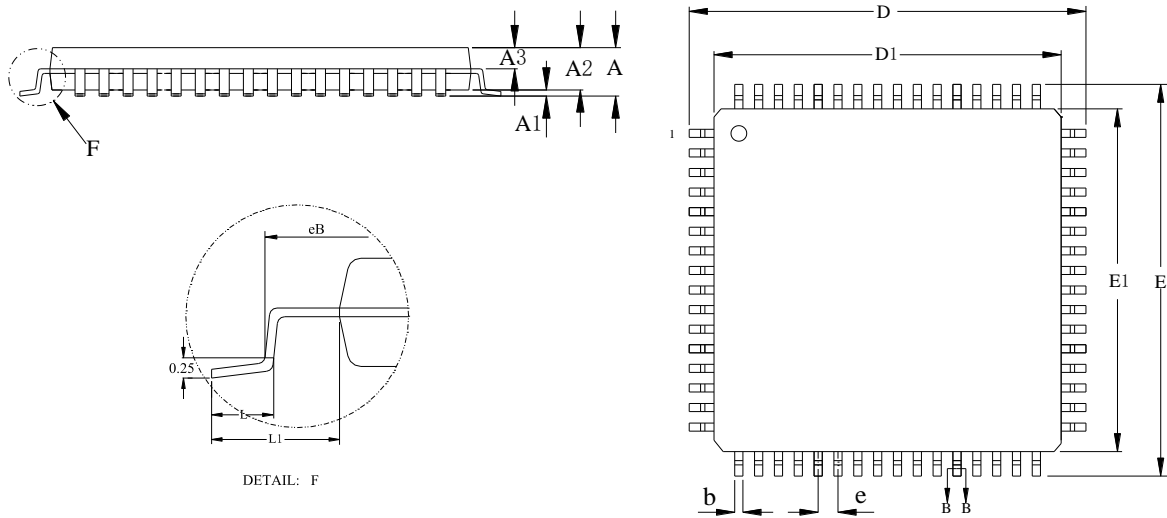


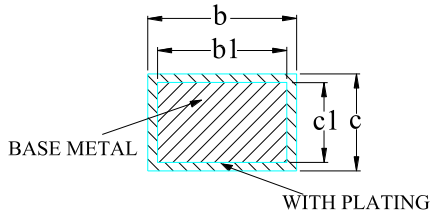
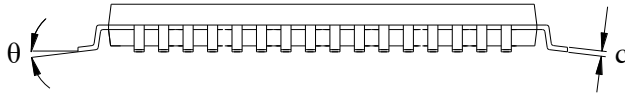
图 7-5 SPI 时序图（从机模式 cpha=1）

## 8 封装信息

### 8.1 封装尺寸

#### LQFP64 封装





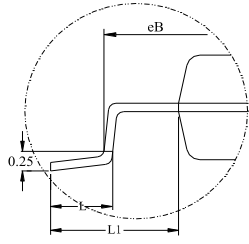
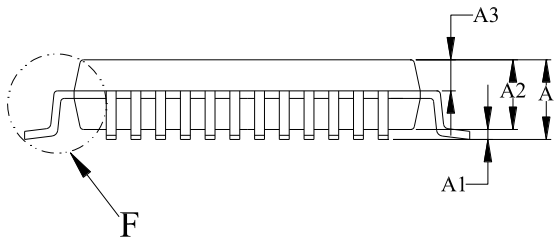
SECTION B-B

Symbol	10x10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	--	0.26
b1	0.17	0.20	0.23
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0°	--	7°

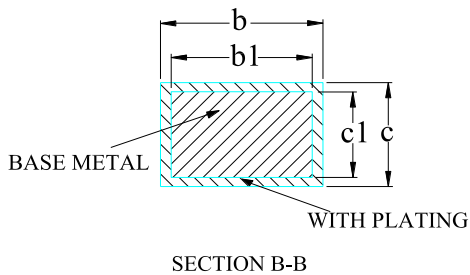
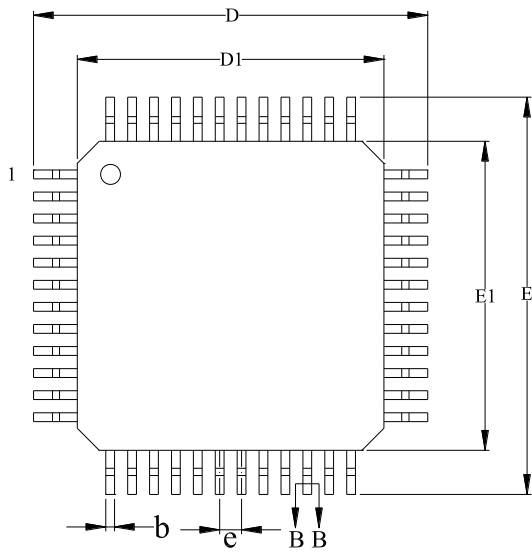
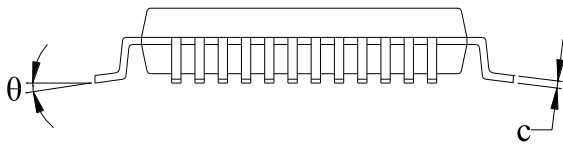
**NOTE:**

- Dimensions “D1” and “E1” do not include mold flash.

LQFP48 封装



DETAIL: F

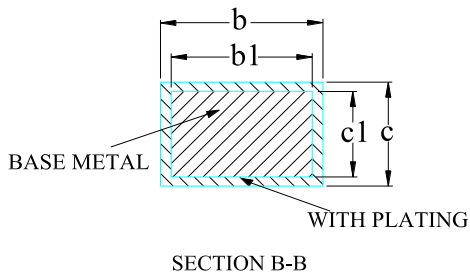
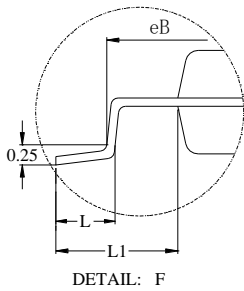
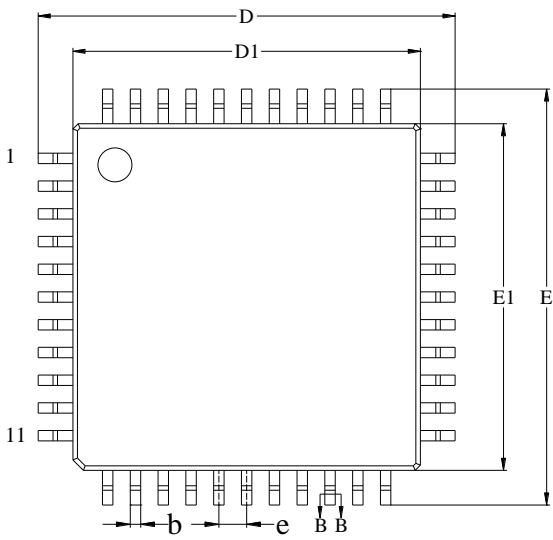
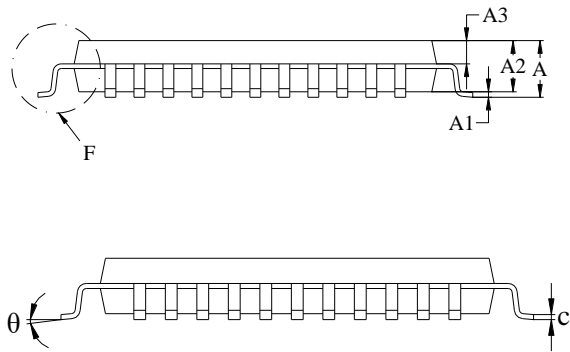


Symbol	7x7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	--	0.26
b1	0.17	0.20	0.23
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	--	8.25
e	0.50BSC		
L	0.40	--	0.65
L1	1.00REF		
$\theta$	0	--	7°

**NOTE:**

- Dimensions "D1" and "E1" do not include mold flash.

**LQFP44 封装**

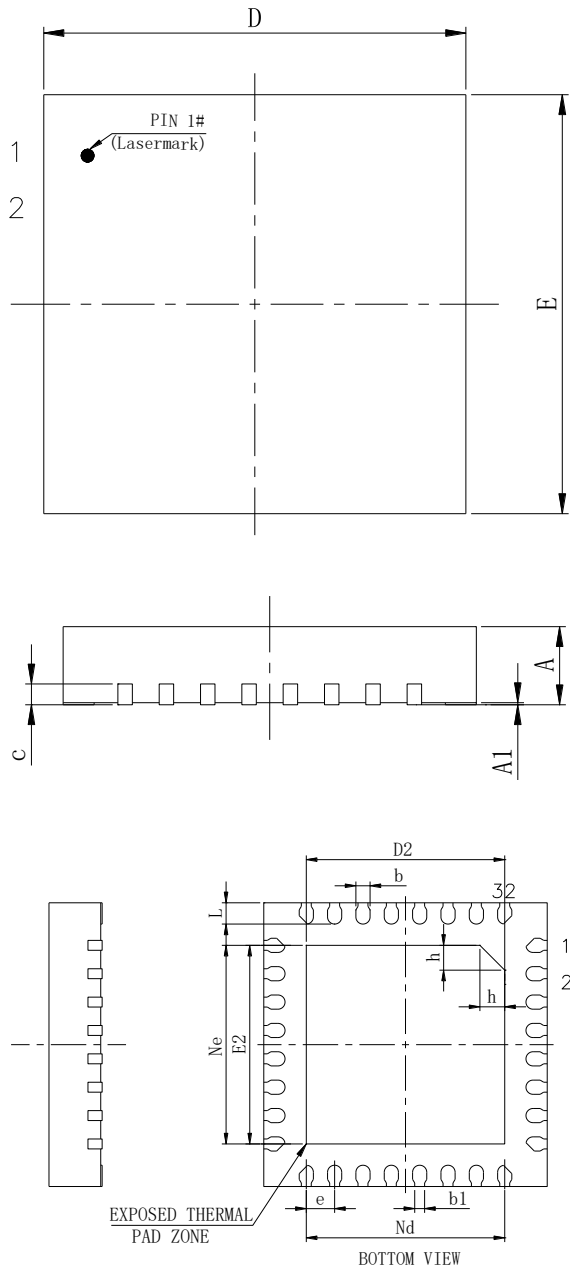


Symbol	10x10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.28	--	0.36
b1	0.27	0.30	0.33
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
eB	11.05	--	11.25
e	0.80BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0	--	7°

**NOTE:**

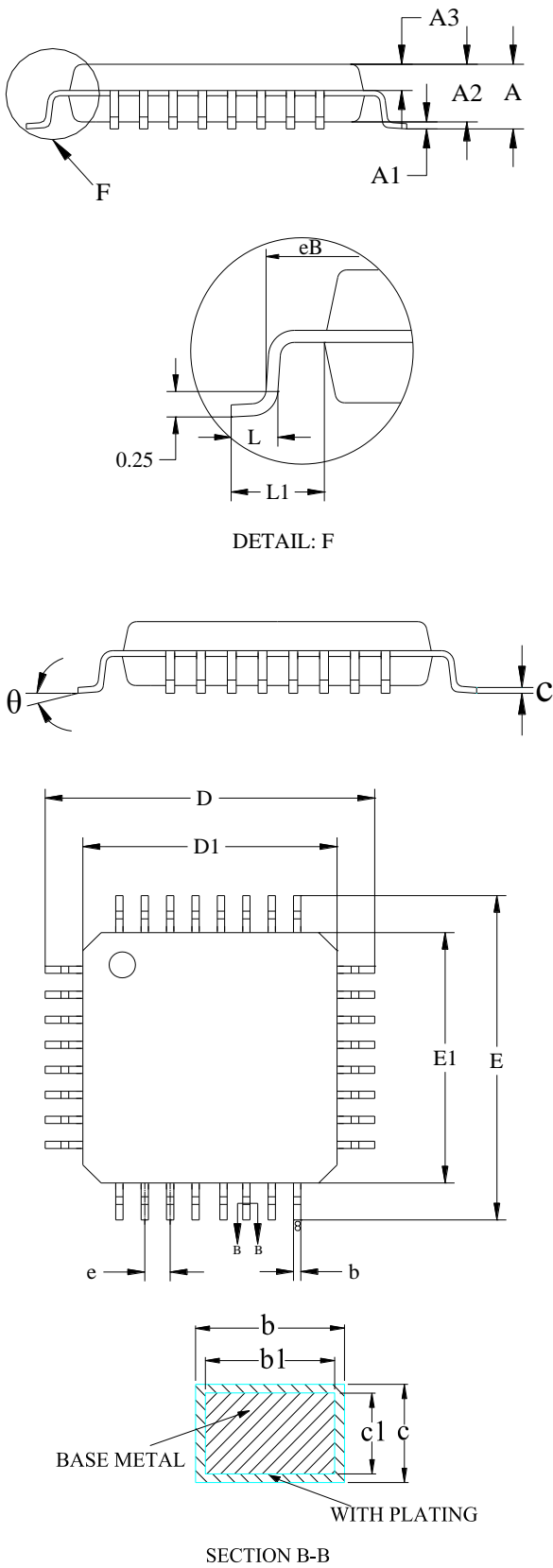
- Dimensions "D1" and "E1" do not include mold flash.

QFN32 封装



Symbol	5x5 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
b	0.20	0.25	0.30
b1	0.16REF		
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.70	3.80	3.90
e	0.50BSC		
Ne	3.50BSC		
Nd	3.50BSC		
E	4.90	5.00	5.10
E2	3.70	3.80	3.90
L	0.25	0.30	0.35
h	0.30	0.35	0.40
L/F 载体尺寸	4.10 x 4.10		

LQFP32 封装

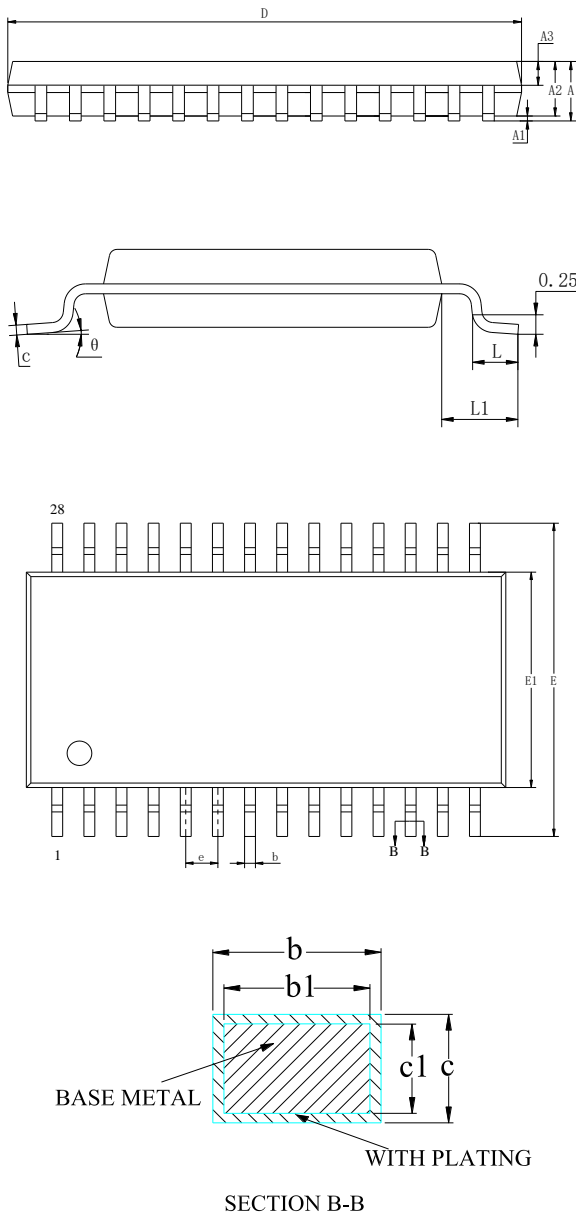


Symbol	7x7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.33	--	0.41
b1	0.32	0.35	0.38
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	--	8.25
e	0.80BSC		
L	0.45	--	0.75
L1	1.00REF		
$\theta$	0°	--	7°

**NOTE:**

- Dimensions "D1" and "E1" do not include mold flash.

**TSSOP28 封装**



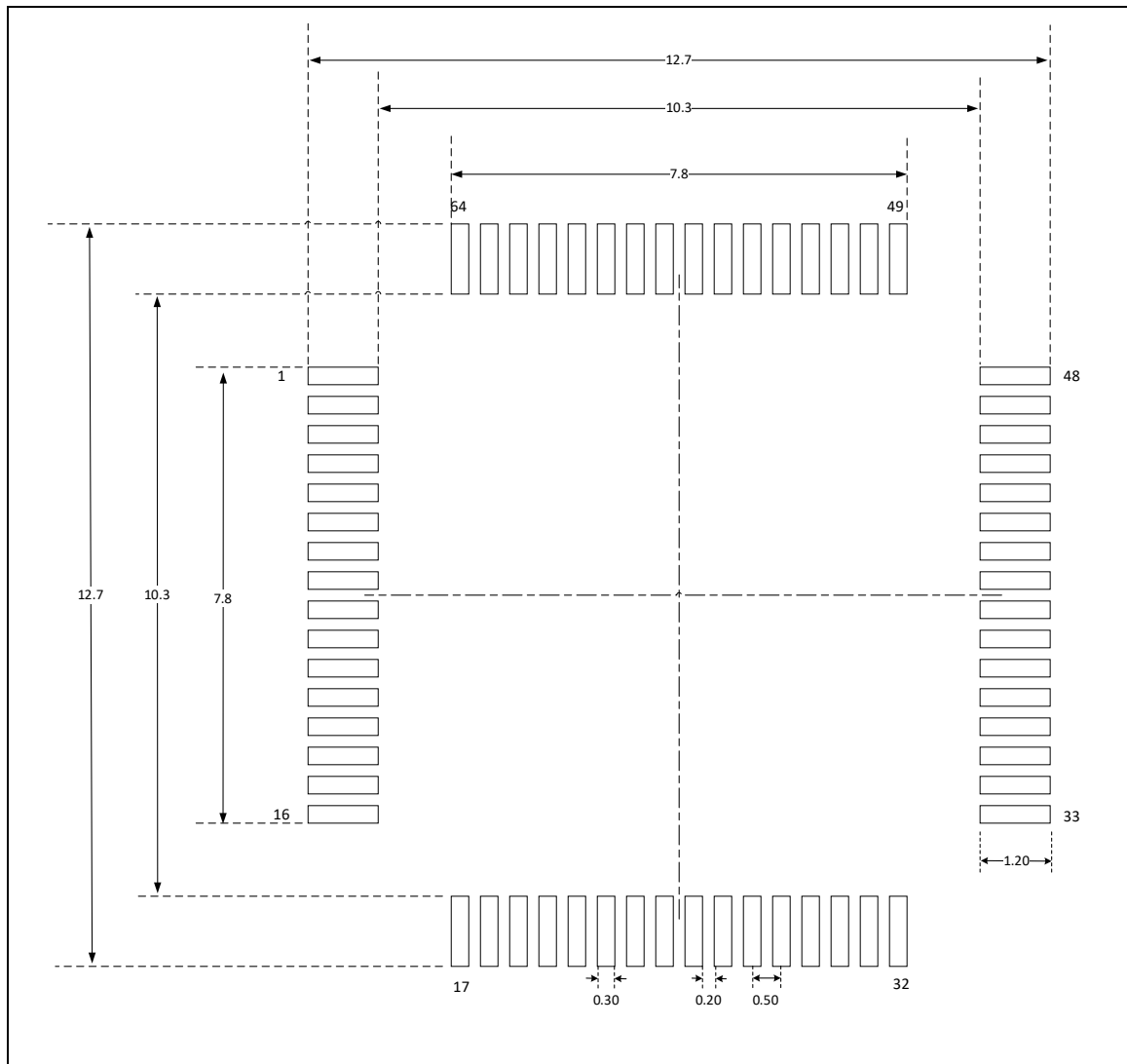
Symbol	Millimeter		
	Min	Nom	Max
A	--	--	1.20
A1	0.05	--	0.15
A2	0.80	--	1.00
A3	0.39	0.44	0.49
b	0.20	--	0.28
b1	0.19	0.22	0.25
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	9.60	9.70	9.80
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00BSC		
θ	0	--	8°

**NOTE:**

- Dimensions "D" and "E1" do not include mold flash.

## 8.2 焊盘示意图

LQFP64 封装 (10mm x 10mm)

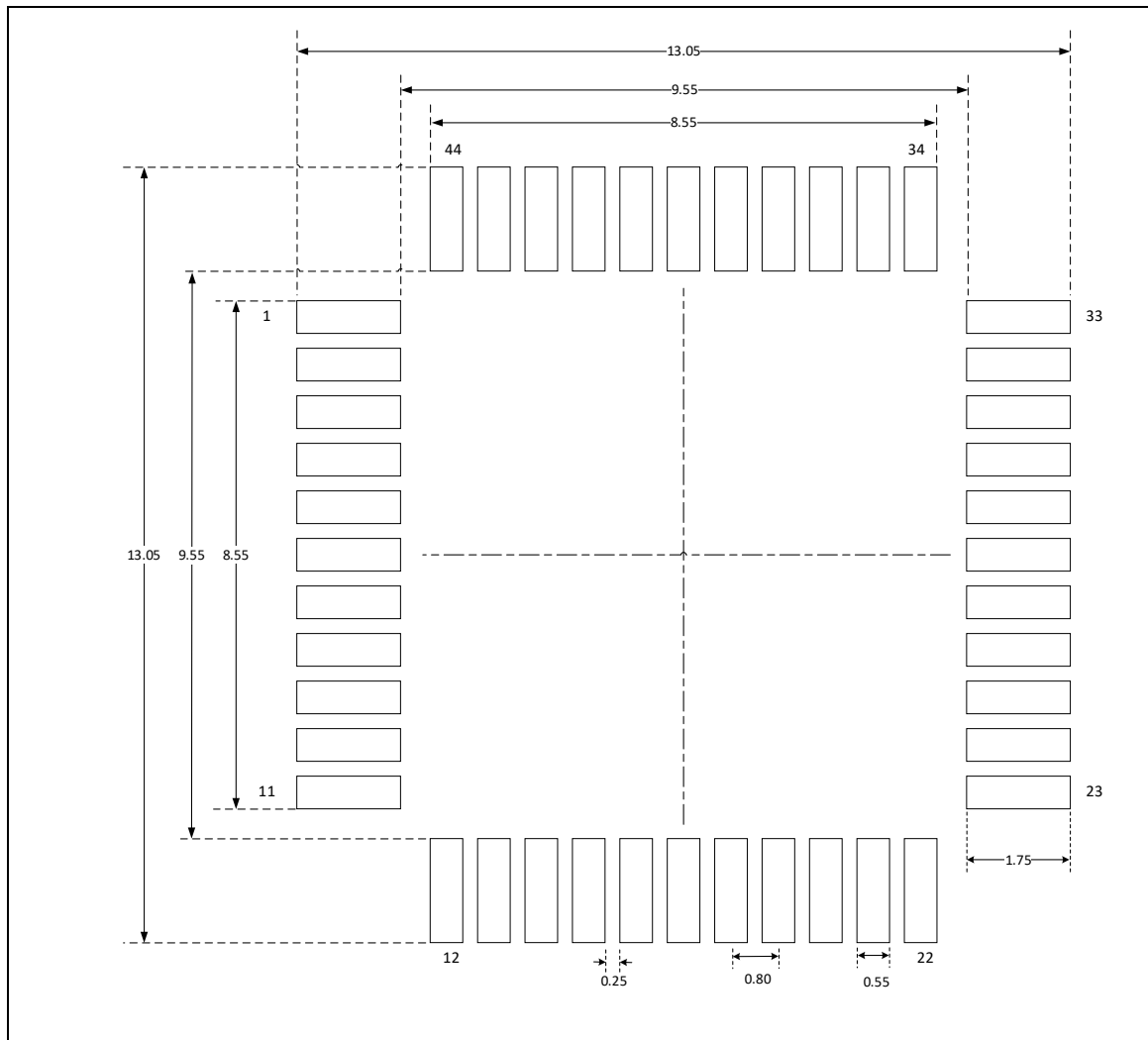


**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。



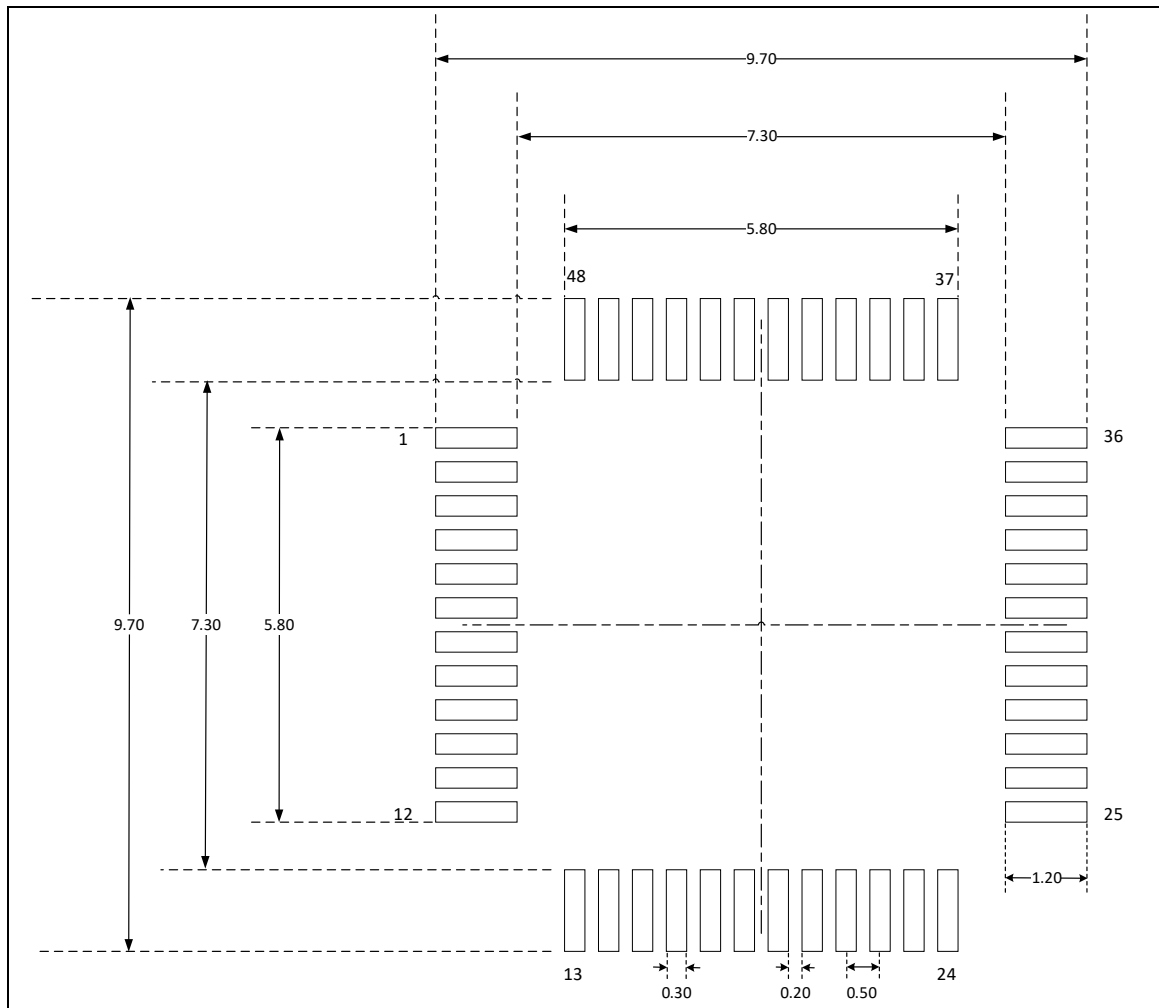
**LQFP44 封装 (10mm x 10mm)**



**NOTE:**

- **Dimensions are expressed in millimeters.**
- 尺寸仅做参考。

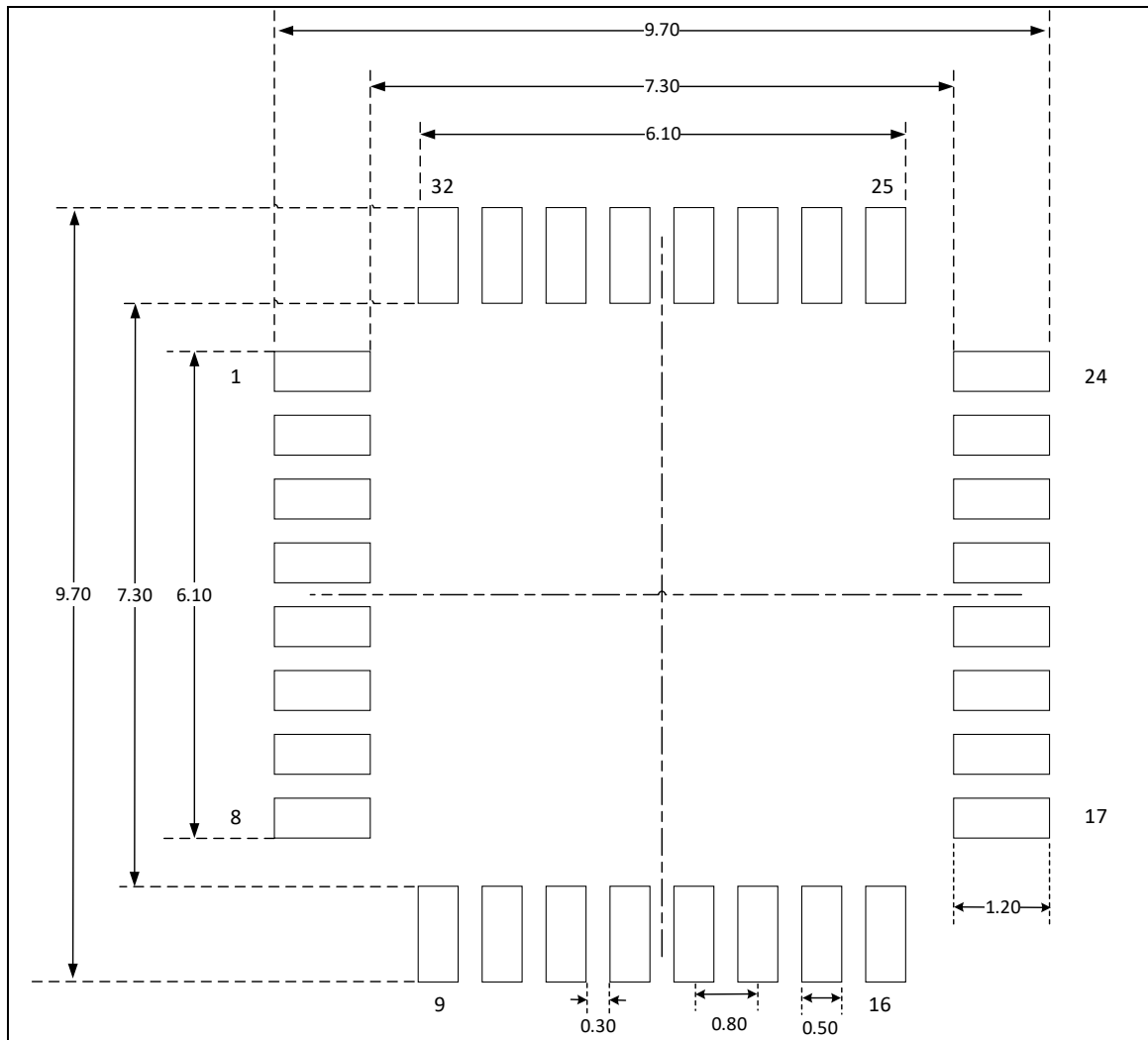
**LQFP48 封装 (7mm x 7mm)**



**NOTE:**

- **Dimensions are expressed in millimeters.**
- 尺寸仅做参考。

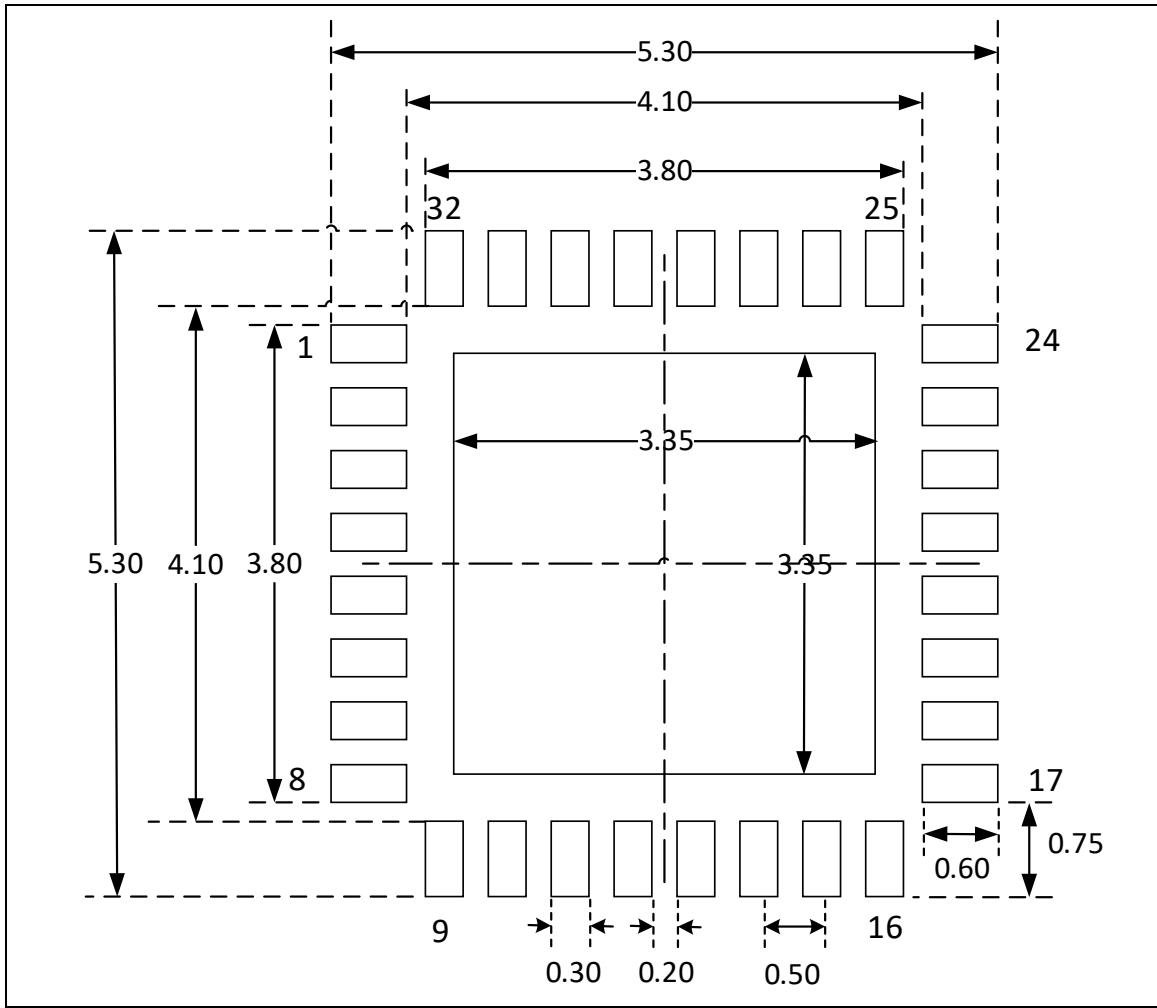
**LQFP32 封装 (7mm x 7mm)**



**NOTE:**

- **Dimensions are expressed in millimeters.**
- 尺寸仅做参考。

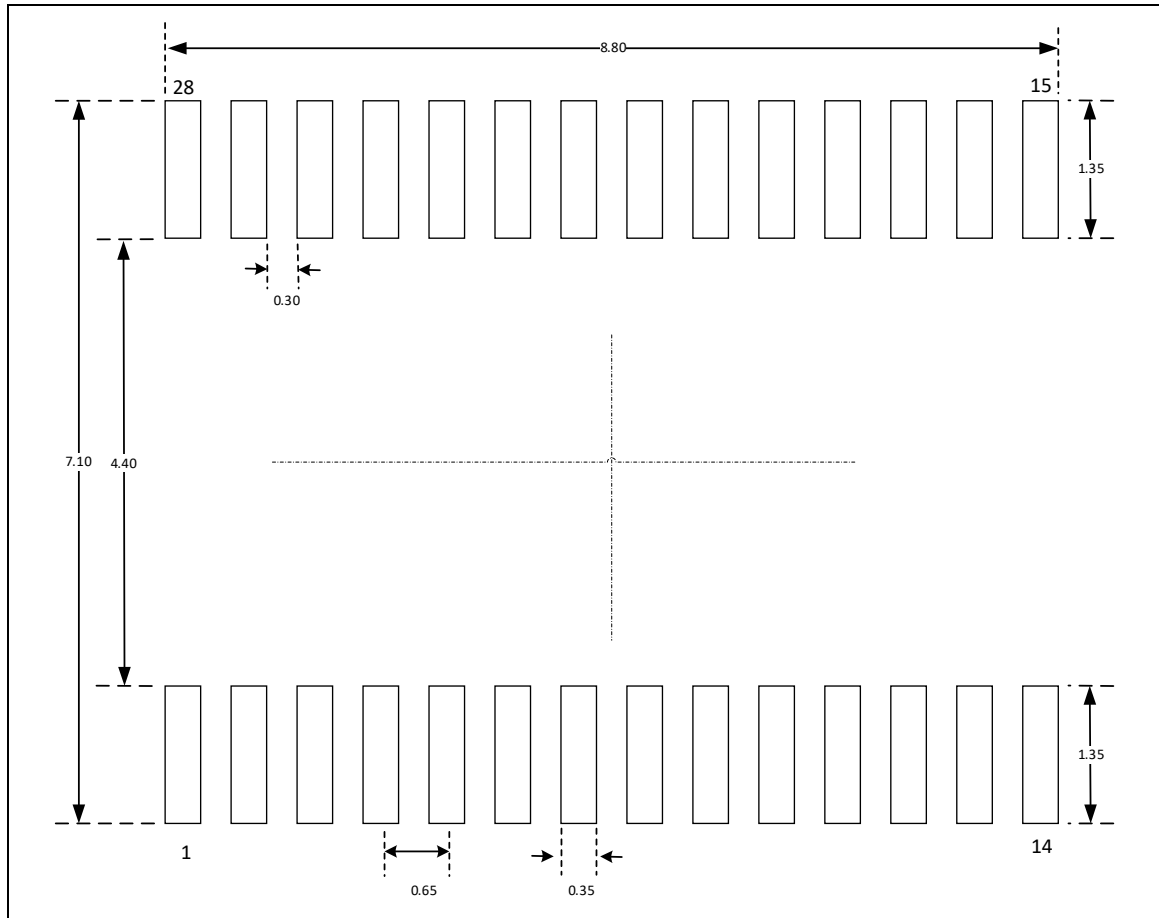
QFN32 封装 (5mm x 5mm)



**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

**TSSOP28**



**NOTE:**

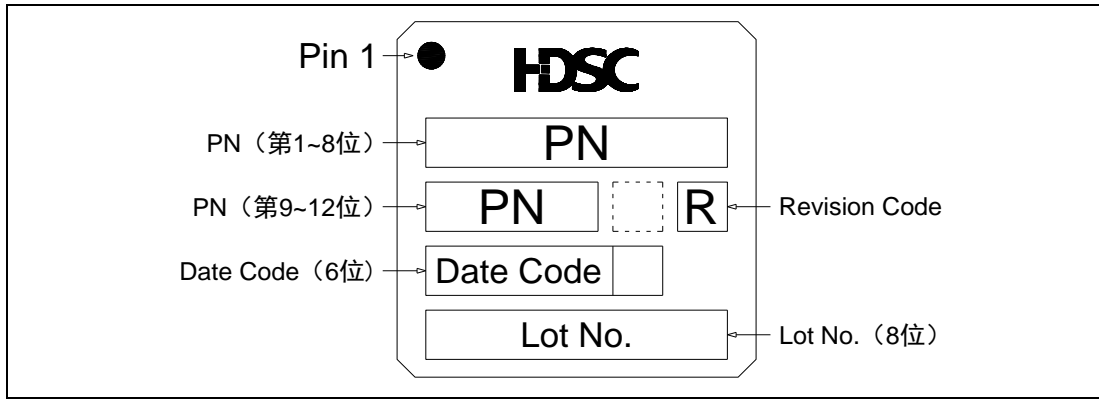
- **Dimensions are expressed in millimeters.**
- 尺寸仅做参考。

**8.3 丝印说明**

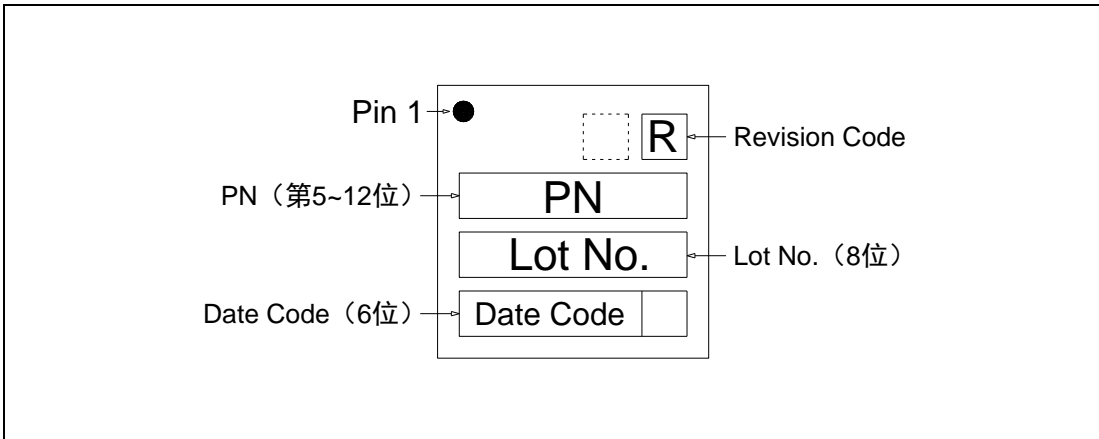
以下给出各封装正面丝印的 Pin 1 位置和信息说明。

**LQFP64 封装 (10mm x 10mm) / LQFP44 封装 (10mm x 10mm)**

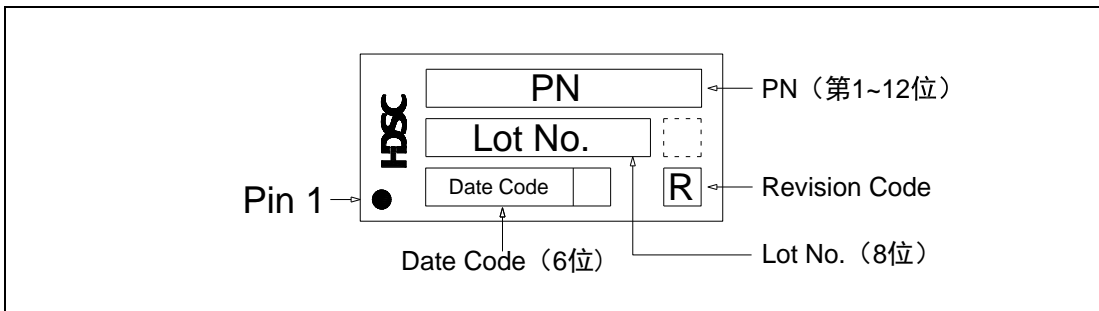
**LQFP48 封装 (7mm x 7mm) / LQFP32 封装 (7mm x 7mm)**



**QFN32 封装 (5mm x 5mm)**



**TSSOP28**



**注意：**

- 上图空白框表示与生产相关的可选标记，本节不作说明。

**8.4 封装热阻系数**

封装芯片在指定工作环境温度下工作时，芯片表面的结温  $T_j$  (°C) 可以按照下面的公式计算：

$$T_j = T_{amb} + (P_D \times \theta_{JA})$$

- $T_{amb}$  是指封装芯片工作时的环境温度，单位是°C；
- $\theta_{JA}$  是指封装对工作环境的热阻系数，单位是°C/W；

- $P_D$  等于芯片的内部功耗和 I/O 功耗之和, 单位是 W。芯片的内部功耗是产品的  $I_{DD} \times V_{DD}$ , I/O 功耗指的是指芯片工作时 I/O 引脚产生的功耗, 通常该部分值很小, 可以忽略。

芯片在指定工作环境温度下工作时芯片表面的结温  $T_j$ , 不可以超出芯片可容许的最大结温度  $T_{jmax}$ 。

Package Type and Size	Thermal Resistance Junction-ambient Value ( $\theta_{JA}$ )	Unit
LQFP64 10mm x 10mm / 0.5mm pitch	65 +/- 10%	°C/W
LQFP44 10mm x 10mm / 0.8mm pitch	65 +/- 10%	°C/W
LQFP48 7mm x 7mm / 0.5mm pitch	75 +/- 10%	°C/W
LQFP32 7mm x 7mm / 0.8mm pitch	80 +/- 10%	°C/W
QFN32 5mm x 5mm / 0.5mm pitch	42 +/- 10%	°C/W
TSSOP28	64 +/- 10%	°C/W

表 8-1 各封装热阻系数表

## 9. 订购信息

Part Number	HC32F030K8TA-LQFP64	HC32F030J8TA-LQ48	HC32F030H8TA-LQ44	HC32F030F8TA-LQ32	HC32F030F8UA-QN32TR	HC32F030E8PA-TSSOP28	HC32F030E8PA-TSSOP28TR
Flash	64K	64K	64K	64K	64K	64K	64K
RAM	8K	8K	8K	8K	8K	8K	8K
UART	2	2	2	2	2	2	2
SPI	2	2	2	1	1	1	1
I2C	2	2	2	2	2	2	2
ADC	24*12	17*12	17*12	10*12	10*12	11*12	11*12
PWM	23	18	18	12	12	12	12
Comp	2	2	2	2	2	2	2
OP	3	2	2	0	0	0	0
I/O	56	40	38	26	26	23	23
LVD	√	√	√	√	√	√	√
LVR	√	√	√	√	√	√	√
AES	√	√	√	√	√	√	√
Vdd	1.8-5.5v	1.8-5.5v	1.8-5.5v	1.8-5.5v	1.8-5.5v	1.8-5.5v	1.8-5.5v
Package	LQFP64(10*10)	LQFP48(7*7)	LQFP44(10*10)	LQFP32(7*7)	QFN32(5*5)	TSSOP28	TSSOP28
出货形式	盘装	盘装	盘装	盘装	卷带	管状	卷带
脚间距	0.5mm	0.5mm	0.8mm	0.8mm	0.5mm	0.65mm	0.65mm

订购前, 请联系销售窗口咨询最新量产信息。

## 10. 版本记录 & 联系方式

版本	修订日期	修订内容摘要
Rev1.0	2018/8/21	初版发布。
Rev1.1	2018/10/18	唯一 ID 号修正为 10 字节; 更新“产品阵容”中功能表; 修正 RESETB 引脚特性参数。
Rev1.2	2019/2/27	修正以下数据: ①ADC 特性 ②QFN32 封装尺寸 ③LQFP32 封装尺寸 ④增加丝印说

		明 ⑤删除产品选型表, 增加订购信息 ⑥封装尺寸中增加 NOTE ⑦更新 产品名称 ⑧引脚配置中 HC32F030F8TA / HC32F030F8UA 引脚 ⑨ESD 特性 ⑩存储器特性中 EC <sub>FLASH</sub> 最小值。
Rev1.3	2019/3/22	增加商业编号 HC32F030H8TA-LQ44 和 HC32F030E8PA-TSSOP28TR 内容。
Rev1.4	2019/7/15	修正以下数据: ①编程模式 ②ESD 特性 ③存储器特性。
Rev1.5	2019/12/12	修正以下数据: ① 引脚配置图中 BOOT0 脚 ②模块信号说明中增加新描述 ③典型应用电路图 ④高速外部时钟 XTH 和低速外部时钟 XTL 中配图与注意事项。
Rev1.6	2020/1/17	修正以下数据: ①丝印说明。
Rev1.7	2020/3/5	简介中“编程模式”增加注意项。
Rev1.8	2020/4/30	修正以下数据: ①ADC 特性中增加 AVCC/3 精度; ②7.3.7.2 中修正笔误; ③7.3.8.2 中 RCL 振荡器精度。
Rev1.9	2020/7/31	修正以下数据: ①增加 7.3.18、7.3.19、8.2 和 8.4 节; ②7.3.11 等级; ③7.3.13.2 中 V <sub>IH</sub> 和 V <sub>IL</sub> 的值。
Rev2.0	2020/9/30	修正以下数据: ① 简介中时钟系统描述; ②7.3.8.1 中 RCH 振荡器精度; ③7.3.14 的 V <sub>IL</sub> 和 V <sub>IH</sub> ; ④增加 SPI 特性。
Rev2.1	2021/5/31	修正以下数据: ①修改声明; ②I2C 特性中 t <sub>HD,STA</sub> 和 t <sub>SU,STO</sub> 参数; ③ 简介中串行外设接口 SPI; ④存储器特性中数据保存期限; ⑤增加外部时钟源特性中 g <sub>m</sub> 参数。
Rev2.2	2022/3/9	公司 Logo 更新。



如果您在购买与使用过程中有任何意见或建议, 请随时与我们联系。

Email: [mcu@xhsc.com.cn](mailto:mcu@xhsc.com.cn)

网址: <http://www.xhsc.com.cn>

通信地址: 上海市浦东新区中科路 1867 号 A 座 10 层

邮编: 201210

